

文章编号 1004-924X(2019)05-1167-11

大面阵高帧频 CMOS 成像电子学系统设计

宁永慧^{1*}, 刘 辉¹, 赵庆磊¹, 郭汉洲²

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;

2. 长春国科医工科技发展有限公司, 吉林 长春 130033)

摘要:为了满足大面阵高帧频 CMOS 探测器成像系统的设计要求,设计了基于 GMAX0504 探测器的 CMOS 成像系统,实现高帧频、大视场的成像需求;采用 DDR3-SDRAM 和 NAND-FLASH,解决了图像数据存储速率与容量的瓶颈问题;通过图像处理的方法,提高了图像动态范围、信噪比(SNR)与调制传递函数(MTF)的设计指标;通过图像实时像元校正,提高了成像系统的光响应非均匀性(PRNU)指标。实验结果表明,图像信噪比(SNR)平均值为 44 dB,接近探测器的最大信噪比(SNR);光响应非均匀性(PRNU)均值为 1.4%,满足成像需求。该 CMOS 成像系统设计结构可应用于更大面阵 CMOS 成像系统,为工程应用提供了保障。

关键词: GMAX0504; 高动态范围; 训练; 高帧频; 中值滤波; DDR3

中图分类号: V447.3; TP751.1 **文献标识码:** A **doi:** 10.3788/OPE.20192705.1167

High-frame frequency imaging system of large area CMOS image sensor

NING Yong-hui^{1*}, LIU Hui¹, ZHAO Qing-lei¹, GUO Han-zhou²

(1. *Changchun Institute of Optics, Fine Mechanics and Physics*

Chinese Academy of Sciences, Changchun 130033, China;

2. *Changchun Guoke Medical Technology Development Co., Ltd, Changchun 130033, China)*

** Corresponding author, E-mail: way007@163.com*

Abstract: For the demand of large area CMOS image sensor system with high frame frequency, designed the imaging system based on the GMAX0504 CMOS image sensor. It satisfied the demand of a large area sensor and high frame frequency imaging system; solved the problems of transmission speed and storage volume by the use of DDR3-SDRAM and NAND-FLASH; enhanced the image dynamic range(DR), SNR, MTF through real-time imaging processing; improved the image PRNU by pixel correction algorithm. The specifications of the experiments in the lab verified that the image SNR could be at 44 dB on average, almost the maximum SNR of the CMOS sensor; the image PRNU could be at 1.4% on average, up to the sensor PRNU specification. The new system and hardware structure could be used in a larger and faster area CMOS imaging system, and get better imaging specifications. It is a valid and solved scheme for further system design.

Key words: GMAX0504; High Dynamic Range(HDR); training; high-frame frequency; medianfilter; DDR3

收稿日期:2018-09-27;修订日期:2018-11-27.

基金项目:国家重点研发计划资助项目(No. 2016YFB0500100)

1 引言

CMOS 图像探测器是一种广泛应用于消费类、工业类和高性能设备类的图像探测器。随着 CMOS 器件制造工艺的进步和设计水平的提升, CMOS 图像探测器的动态范围(Dynamic Range, DR)、信噪比(Signal to Noise Ratio, SNR)、量子效率(Quantum Efficiency, QE)等指标也得到大幅度提高,成像质量明显提升,因此,CMOS 图像探测器的应用范围也在逐渐扩大。与传统的 CCD 图像探测器相比,CMOS 图像探测器具有功耗低、集成度高、抗辐射能力强等优点,在航空航天领域的应用中,具有很大的优势。随着航天产品国产化需求的日益迫切,CMOS 图像探测器无论从技术水平上,还是国产化市场方面,都逐渐走向成熟,在航空航天制造领域也将大范围普及。

从国外的 CMOS 探测器发展历程来看,尼康、索尼、安森美等厂商的主要终端产品也多为 CMOS 探测器。在工业应用领域,更致力于大面阵高性能探测器的开发,为满足大视场成像需求,像元数量可达亿级。目前,国内企业在专业 CMOS 探测器

设计领域,与国外的技术水平差距相对较小,其中,长光辰芯在专业 CMOS 探测器领域的发展很快,其亿级像元的图像探测器已经研制成功,为未来大面阵 CMOS 图像探测器的工业应用创造了条件。

在航空航天应用领域,目前国内对大面阵 CMOS 图像探测器的使用还处于起步阶段,未来将作为主要探测器大范围普及。学者也对 CMOS 图像探测器的性能、控制策略、图像处理方法^[1-5]等方面开展了广泛深入地研究。在工程实践中,对 CMOS 成像系统的设计也在逐步完善,并增加了对探测器指标和辐射特性的研究^[6-12],这些都对 CMOS 图像探测器早日在空间应用中普及奠定了基础。

本文根据空间应用中的大视场高帧频成像的应用需求,设计了基于 GMAX0504 的 CMOS 图像探测器成像电子学系统,并满足其高性能和高可靠性的需求。

2 CMOS 探测器成像系统

与 CCD 成像系统相比,CMOS 成像系统具有集成度高、功耗低等优点。

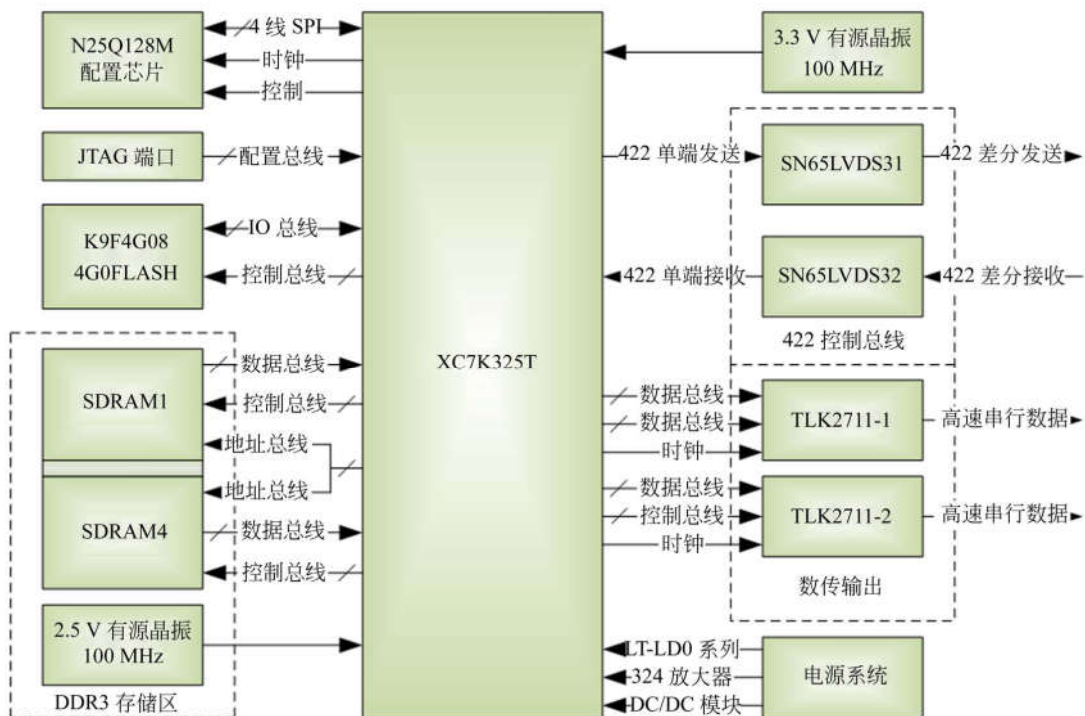


图 1 CMOS 成像系统的硬件结构

Fig. 1 Hardware structure of CMOS imaging system

本设计采用长光辰芯的 GMAX0504 图像探测器,通过外接 SDRAM 以及大容量 FLASH,实现了大视场、高帧频成像系统的设计要求。CMOS 成像系统的硬件结构如图 1 所示。

3 基于 GMAX0504 探测器的硬件电路设计

3.1 GMAX0504 简介

GMAX0504 是长光辰芯公司生产的一款 $5\ 144 \times 3\ 800$ pixel 的大面阵 CMOS 器件,像元尺寸为 $7.4\ \mu\text{m}$,片外相关双采样(Correlated Double Sample, CDS);具有全局快门和卷帘快门两种曝光方式;在全局快门模式下,最大帧频可达到 25 frame/s,像元输出频率最大为 25 MHz;

具有像元高增益(High-gain, HG)和像元低增益(Low-gain, LG)两种方式,通过 SPI 端口进行设置;具有高增益和低增益两个数据通道。当像元低增益,通道低增益时,探测器最大 SNR 大于 43 db,像元非均匀性小于 1.5%。

GMAX0504 通过 80 路 LVDS 输出图像数据,其中 40 路为高增益通道,40 路为低增益通道,在片外进行高低增益通道图像合成,获得高动态范围(High Dynamic Range, HDR)图像。图

像数据以最高 300 MHz 频率串行输出,量化位数 12 bit,在全局模式下量化有效位数为 10 bit。单幅图像含有 1 954 万像素,图像最大实时传输数据率为 24 Gb/s($300\ \text{MHz} \times 80$ 路)。

为了保证图像具有更短的曝光时间,本设计采用了全局曝光模式,避免卷帘模式下图像的拖尾变形效应。

3.2 GMAX0504 的外围硬件电路结构

本设计采用 Xilinx 公司的 XC7K325T 芯片作为主处理芯片,Xilinx 公司的 7K 系列芯片作为中等规模硬件系统的主处理芯片,具有更高的性价比优势。内部具有更多的图像处理软 IP,适应不同的图像处理需求;具有更高的端口速率、更加丰富的资源和数量,为复杂的电子学系统设计创造了条件,XC7K325T 芯片能够更好地完成系统开发和算法设计。

系统外接 4 片 SDRAM 实现图像数据存储,能够满足不同数据率下的图像存储要求。由于 XC7K325T 芯片 HP(High Performance)属性端口数量有限,因此,采用地址共用,数据合并的电路拓扑结构,形成一个具有 32 位地址,64 位数据的 16 Gb 存储空间。电路结构如图 2 所示。

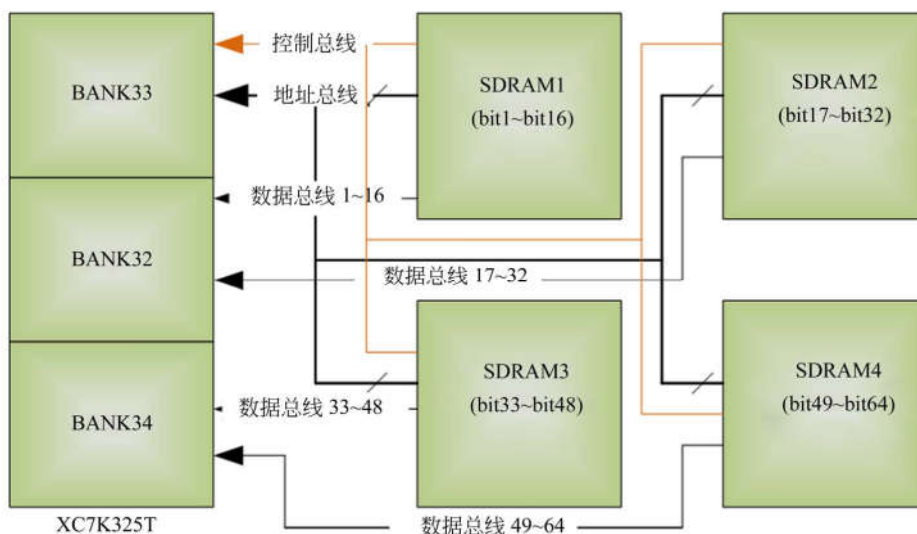


图 2 SDRAM 电路连接图

Fig. 2 Circuit structure of SDRAM

采用 VIVADO14.2 开发工具中的 MIG 产生基于 DDR3 的 IP 核,并按照 MIG 的要求连接 SDRAM 和 FPGA,保证端口连接的可实现性。选择具有 HP 属性的 BANK32, BANK33, BANK34 连接 SDRAM,满足 1.6 GHz 的高速端口速率要求。地址总线和控制总线连接到 BANK33,数据总线分别连接到 BANK32、BANK34,数据选取脉冲 DQSU 和 DQSL 分别连接到相应 BANK 对应的 DQS 引脚,实现数据同步传输。

FPGA 采用 N25Q128 型 NOR-FLASH 实现 4 线并行配置。通过 VIVADO14.2 设置 4 线配置模式,完成 FPGA 上电配置。

4 线并行配置的流程描述如下:首先,FPGA 发送快读指令码(3BH)到 SPI 芯片,SPI 设备读取该内容进行宽度设定(3BH 表示四输出快读模式);然后,向已设置为 4 线快读模式的 SPI 设备发送新的读指令,开始读出配置数据;

在生成 .bin 文件时,需要通过 VIVADO 比特流设置工具,将 SPI 配置总线宽度设置为 4,保证 bit 流中的信息正确;

采用 LM324A 可以实现单电源 4 路运算放大功能,两片 LM324A 即可构造 8 路电源;对于有功耗要求的电源种类,采用凌特 LT1764 系列 LDO,可提供电压固定输出和可调输出两种电压解决方案。

在数据存储方面,通过外接 4 G 容量的 NAND-FLASH,存储像元校正参数,实现像元的实时校正处理。图像输出时,采用 2 路 TLK2711 同轴线缆传输,传输数据率为 3.2 Gb/s。

4 基于 CMOS0504 的软件系统设计

GMAX0504 的软件控制系统主要组成如表 1 所示。

4.1 高速图像数据接收

GMAX0504 采用 80 路 LVDS 通道输出 300 MHz 图像数据。FPGA 接收图像数据时,采用先

训练后输出方式。通过判断训练字的位置,实现图像数据的位对齐,字节对齐,并通过双端口 RAM 实现通道对齐。

在进行图像数据训练时,通过 IDELAYE2 延时光原语,实现对输入数据的延时处理。训练过程流程如图 3 所示:

GMAX0504 像元输出频率为 300 MHz,像元周期 3.3 ns,实际可分辨的眼图区间在 2 ns 左右,这就需要保证图像信号传输质量,屏蔽外接干扰。在本设计中,IdelayE2 原语对信号延迟的调节能力设置为 5 ns(200 MHz 时钟),调节步长为 0.16 ns(5 ns/32)。根据眼图的可分辨区间 2 ns 计算,最大可连续获得 13 次正确的训练数据($13 \times 0.16 = 2.08$ ns)。

进行 bit 训练,在对图像数据连续采样的过程中,找到连续正确采样 9 次的眼图区间,取第 5

表 1 软件系统组成

Tab.1 Composition of software system

模块	描述
参数控制	完成通讯控制、遥测遥控、参数接收存储控制等;
GMAX0504 驱动	完成全局模式下驱动时序产生、曝光时间控制、开窗设置;
GMAX0504 参数加载	完成 GMAX0504 的训练控制、SPI 参数加载、工作模式设置、数据频率设置等;
GMAX0504 图像数据接收	完成图像数据训练、接收、存储,满足 24 Gb/s 的存储要求。保证图像数据训练的准确性,并设置可靠性训练措施;
SDRAM 数据存取	完成基于 DDR3-IP 核的 SDRAM 存储控制,并实现图像数据整合、输出。
NAND-FLASH 控制	存储像元校正参数,并建立坏块表,增加像元校正参数的 ECC 校正功能。
图像实时处理	完成像元校正,高动态范围合成,相关双采样,图像实时滤波增强处理,满足实时性和数据传输率要求;

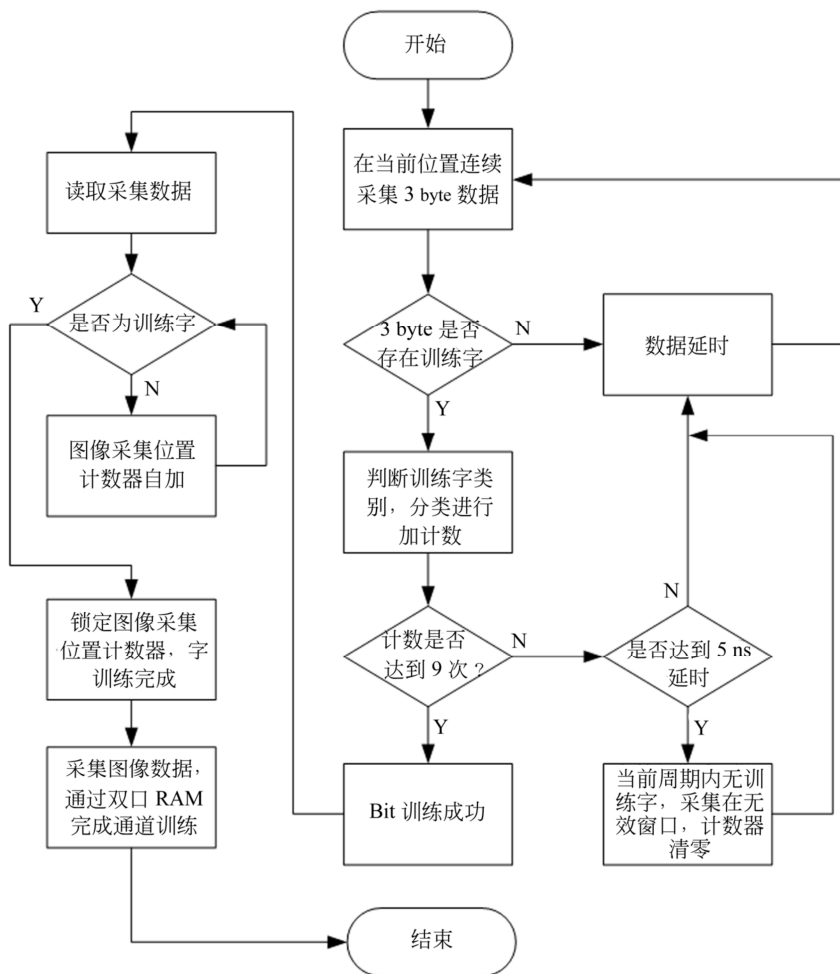


图 3 图像训练模式流程图

Fig. 3 Flow diagram of image training mode

次的采样位置作为实际图像的采样位置,这样,图像数据的采样位置将落在有效眼图区间的 5/13 ~ 9/13 之间,保证了图像采集的正确性。由于图像采集窗口尺寸约为 2 ns, IdelayE2 对图像信号的延迟调节能力为 5 ns,在像元周期为 3.3 ns 的条件下,可以保证图像数据能够被连续正确采样 9 次,避免了图像数据训练失败。最坏条件下的采样时间分析如图 4 所示。

4.2 高速图像数据存储

基于 DDR3 的 IP 核设计,实现 SDRAM 的存储控制,是一种简单有效的设计方法。本设计采用 2 片 SDRAM 实现 72 路图像数据在 300 MHz, 10 bit 量化下的数据接收,SDRAM 端口速

率为 800 MHz。IP 核工作时钟为 100 MHz,工作效率大于 80%,其图像数据结构如表 2 所示。

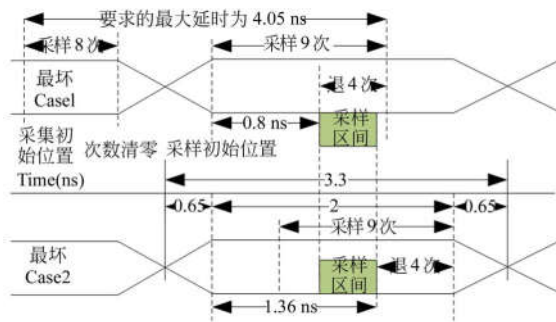


图 4 最坏条件下采样时间分析图

Fig. 4 Sample timing analyze in the worst case

表 2 SDRAM 数据存储格式
Tab. 2 Storage format of image data in SDRAM

SDRAM 地址	数据组成(256 bit 位宽) (L1C1P1 表示第一行第一抽头第一像元/共 240 bit)
0~7	L1C1P1&. L1C2P1&. L1C3P1&.L1C22P1&. L1C23P1&. L1C24P1
8~15	L1C25P1&. L1C26P1&. L1C27P1&.L1C46P1&. L1C47P1&. L1C48P1
16~23	L1C49P1&. L1C50P1&. L1C51P1&.L1C70P1&. L1C71P1&. L1C72P1
24~32	L1C1P2&. L1C2P2&. L1C3P2&.L1C22P2&. L1C23P2&. L1C24P2
.....
4096~5003	L2C1P1&. L2C2P1&. L2C3P1&.L2C22P1&. L2C23P1&. L2C24P1
.....

本设计在图像输出前进行图像整合。下面以单通道 100 MHz 下 10 bit 输出结构为例,说明图像输出结构。

设置 512×256 的图像缓存区,从 SDRAM 中读取一行图像数据;数据读取结束后,按照像元在数据中的位置,依次从地址 0 中取出数据的高 10 bit,从地址 3 中取出数据高 10 bit,依次类推,最后输出一行完整图像。

由于 DDR3 模式下,SDRAM 的操作地址不连续会降低 SDRAM 的读写效率,而前端图像数据整合的复杂度要明显大于后端的数据整合,因此,只能通过存储后整合的模式,降低资源利用率,提高整合速率和可靠性。这种数据结构对于更高速率的 CMOS 图像数据输出仍然适用。

当图像输出通道变为多路时,重新排列 SDRAM 数据存储结构,可以保证多通道输出时,每个通道图像的连续性,有利于后期图像判断、存储、显示。

4.3 NAND-FLASH 控制

NAND 型 FLASH 控制主要包括坏块表建立、块地址映射、坏块替换、ECC 编码、逻辑控制等。

其中,坏块替换是指在写入和擦除过程中当前块出现异常(通过状态位检测),需要将当前块的其它页数据读取并写入到替换块中,同时更新坏块表及块映射矩阵,实现逻辑地址和物理地址的转换。由于本设计中,NAND-FLASH 主要用于存储像元校正参数,而经过辐射标定的像元校正参数并不需要反复改写,因此,实际设计中,考

虑到 NAND-FLASH 的擦除和写操作次数有限,在 NAND-FLASH 控制时序上,裁剪了坏块替换控制逻辑。仅通过建立坏块表并更新坏块表和块映射矩阵,实现像元校正参数的可靠读取。

在数据编码方面,采用标准的 ECC 编码对校正参数进行编码。根据像元校正参数内容,设定“64-72”编码格式,即将 64 bit 数据编码为 72 bit 数据。在读出该数据时,可以有效改正 64 bit 码流中的单 bit 数据翻转;如果出现多 bit 错误,则将当前校正参数恢复为默认值,这样,影响的校正数据的实际数量为 4 个,降低了风险,提高了可靠性。

4.4 图像处理方法

GMAX0504 图像探测器在器件性能方面,与高性能 CCD 器件相比,具有一定的差距,如像元均匀性较差,噪声水平较高,像元响应线性度差等,因此,需要利用图像实时处理方法,提高图像的信噪比、像元非均匀性(Photo Response Non-Uniformity, PRNU)、屏蔽坏点。本设计通过一系列 FPGA 实时处理方法,提高图像质量。

4.4.1 数字相关双采样(CDS)

CDS 主要完成图像背景噪声的扣除功能,GMAX0504 的复位图像和信号区图像分时输出,由驱动时序控制。经过数字相关双采样后的 CMOS 图像,噪声水平会大幅度降低。

在 FPGA 内部实现时,根据驱动时序,首先,将复位图像和信号区图像分别存储到 SDRAM 的指定区域;然后,当一帧图像存储结束后,以行为单位,将该帧图像的复位区图像和信号区图像

从 SDRAM 中分别读出,并缓存到 FPGA 的内部 RAM 中;最后,同时从 RAM 中读取复位区图像和信号区图像,并将对应像元的灰度值相减,对溢出数据进行数值保护,得到 CDS 后的图像数据。

4.4.2 HDR 算法

GMAX0504 提供了两种不同增益下的图像数据。默认条件下,低增益(LG)通道增益设置为 0.8 倍,高增益(HG)通道增益设置为 4.9 倍。在全局模式,且像元增益为低增益条件时,低增益通道的线性满阱电荷(Linear-FWC)最小值为 40Ke-,且具有更好的 PRNU 特性;高增益通道的

Linear-FWC 最小值为 9Ke-;对两个通道图像数据进行合成,可以合理利用像元响应曲线中的线性区域,提高图像线性度和动态范围。

本设计采用的 HDR 算法,是通过设定高增益通道的图像灰度阈值,将超过阈值的图像灰度值,用低增益通道对应的图像灰度值进行线性调整后替换,而低于阈值的图像灰度值,采用高增益通道图像灰度。算法流程图如图 5 所示。

HG 通道灰度阈值处对应的 LG 通道灰度值,通过统计均值计算产生。该值根据实际图像内容动态更新;图像灰度的调整斜率根据当前两个通道的实际增益值,查表产生。

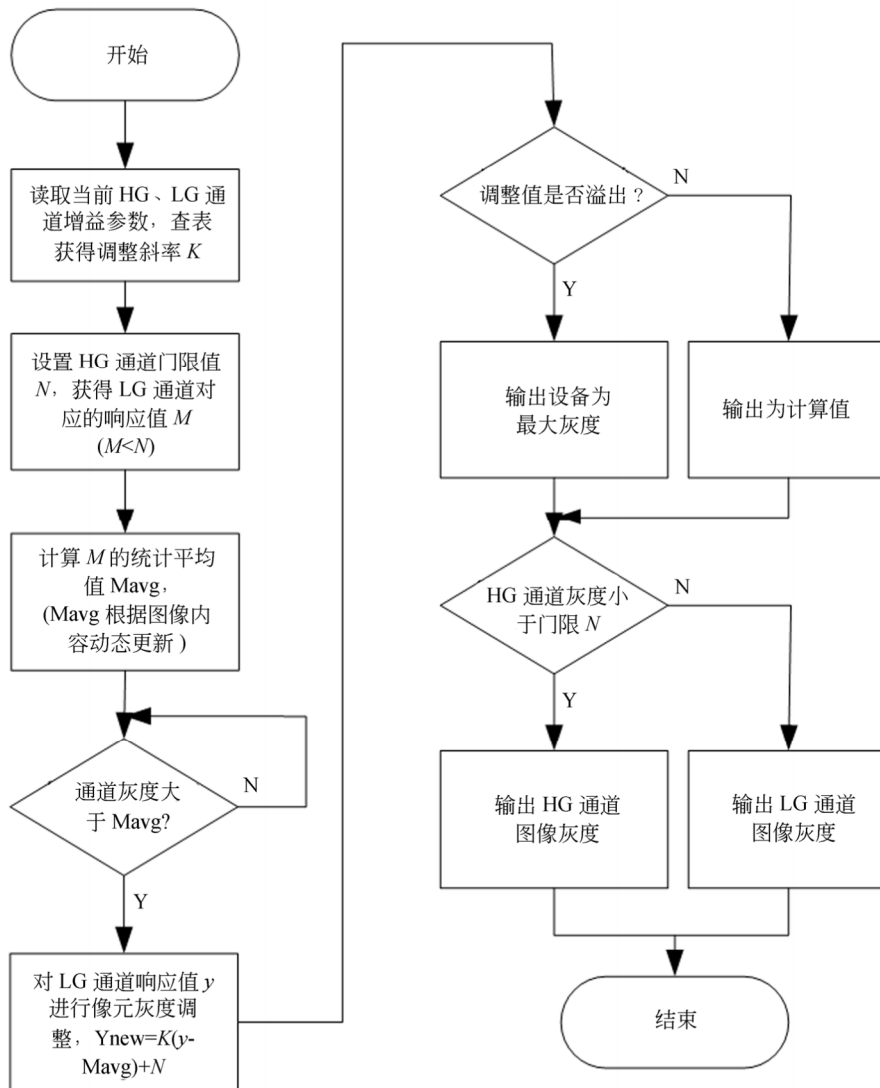


图 5 HDR 实现流程图

Fig. 5 Flow diagram of HDR algorithm

4.4.3 Median-filter 算法

中值滤波可以有效抑制图像中的噪声、屏蔽坏点。在提高信噪比的同时,中值滤波会丢失图像细节,降低传递函数,因此,采用混合空间滤波与增强的方法,在降噪的同时,实现图像的实时增强处理,算法表述如下。

(1)对原始图像进行中值滤波

采用标准的 3×3 邻域中值滤波算法。为了便于 FPGA 并行结构实现,并减小组合逻辑的布线延迟,提高系统的最高运行频率,将中值滤波的 FPGA 并行处理结构设计如图 6 所示。

首先,对图像数据进行缓存,取出相邻 3 行图像的第 i 列像元($1 \leq i \leq N$),完成 3 个像元的灰度排序;然后,通过数据缓存,对第 i 列和第 $i+1$ 列的三值排序结果进行六值灰度排序处理。

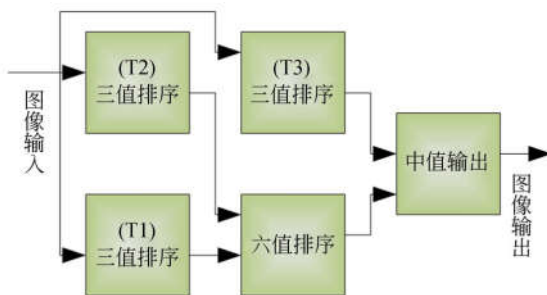


图 6 中值滤波的 FPGA 并行逻辑结构

Fig. 6 FPGA parallel logic structure of median filter

六值排序共分为 20 种情况。在最坏情况下,需要对输入数据两两比较 7 次;最后,对六值排序结果和三值排序结果进行比较,选出中值;在最坏条件下,需要对输入数据两两比较 5 次。

该方法将 9 值排序分解为 3 值排序,并利用三值排序的结果设计了六值排序方法,最后利用中间排序结果选出中值。排序的最大比较次数为 7 次,降低了中值滤波的比较次数,减小了组合路径的长度。利用 FPGA 并行流水化处理,极大提高了算法的计算速度和运行频率,满足图像实时处理的要求。本设计中的图像实时处理速率为 100 MHz。

(2)从原始图像提取图像增强模板

本设计中采用了一种成熟算法实现模板提

取,提高算法可靠性。首先,通过二阶 Laplace 算子对原始图像进行拉氏变换,用于突出图像中的小细节;然后,通过水平和垂直两个方向的梯度算子处理图像,用于突出图像的边缘,第三,对梯度图像进行 5×5 均值滤波,去除梯度图像中的噪声,尤其是平坦区域的噪声;最后,将平滑过的梯度图像和 Laplace 图像相乘,获得增强型掩模图像,它在灰度变化强的区域保留细节,而在灰度变化相对平坦的区域减少噪声。在生成掩模模板的过程中,要完成计算结果的溢出处理。

(3)利用增强掩模模板对滤波后的图像进行增强处理。

将增强掩模模板和滤波后图像进行像元叠加,获得边缘增强后的实时图像。这种处理仅对图像细节区域的边缘进行增强,不增加图像区的灰度,能够改善图像的实时显示效果。

4.4.4 像元校正算法

像元校正仍然采用基于辐射标定的最小二乘线性校正方法。由于需要完成 HDR 图像合成,而 HG 和 LG 通道的线性区不同,即标定的区域不同,所以,每个像元设置 HG 像元校正参数和 LG 像元校正参数。当增益值变化时,对相应通道的像元校正参数进行线性调整即可。

所以,在进行像元校正时,需要对 HG 通道和 LG 通道分别进行像元校正,然后合成 HDR 图像。

5 图像性能评价

本设计对大面阵 CMOS 探测器的成像控制和处理具有普遍意义,该 FPGA 成像控制系统的输出帧频受限于图像输出速率,以 TLK2711 为例,单通道输出速率一般设置在 $100 \text{ MHz} \times 16 \text{ bit}$ 左右。当输出通道增加,可逼近探测器的最大帧频;当探测器工作在开窗模式下,可实现 25 frame/s 的视频成像模式。在本设计中,采用 2 路 TLK2711 进行图像全帧传输时,帧频可到达 5 frame/s 。

硬件系统实物如图 7 所示。



图 7 硬件电路实物图
Fig. 7 Hardware system

实验室采集图像如图 8 所示。

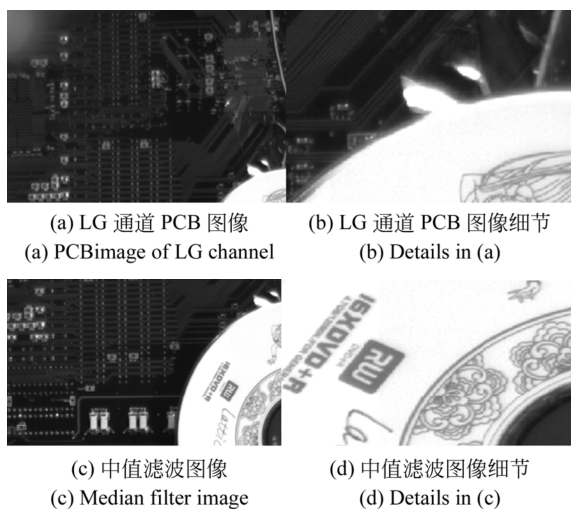


图 8 PCB 图像
Fig. 8 PCB image

像元校正前后的图像及直方图如图 9 所示。

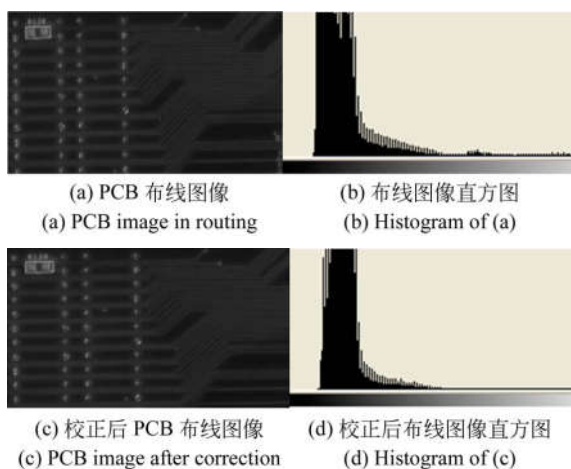


图 9 校正前后图像及简易直方图
Fig. 9 Images and histograms comparison after pixel correction

对系统实际成像结果进行指标分析,即对图像的 PRNU、SNR、MTF 进行计算。SNR 计算公式如式(1)所示,PRNU 计算公式如式(2)所示,MTF 计算公式如式(3)所示。

$$SNR = \frac{S_e}{N_e} = \frac{N_e}{\frac{\sum_{i=1}^n x_i}{n}} = \frac{N_e}{\sqrt{\frac{\sum_{i=1}^n (x_i - x)^2}{n}}}, \quad (1)$$

$$PRNU = \left[\frac{\sqrt{\frac{\sum_{i=1}^N (x_i - x)^2}{N}}}{X} \right] \times 100\%, \quad (2)$$

$$MTF(f) = \frac{\pi}{4} \times CTF(f) = \frac{\pi}{4} \times \frac{M_{\max}}{M_{\text{target}}} = \frac{\pi}{4} \times \frac{I_{\max} - I_{\min}}{I_{\max} + I_{\min}}, \quad (3)$$

式中: x_i 为像元 i 的响应灰度, x 为所有像元响应均值, N 表示总像元个数, I_{\max} 表示图像中相邻像元中的较大灰度值, I_{\min} 表示图像中相邻像元中的较小灰度值。

图像评价参数的计算结果如表 3 所示。

表 3 系统成像性能评价

Tab. 3 Performances of imaging system

序号	评价参数	靶标图像	PCB 图像
1	PRNU/%	1.5	1.56
2	SNR/db	45	43
3	MTF	0.08	0.07

6 结 论

基于 GMAX0504 探测器的成像电子学系统实现了大面阵、高帧频成像功能,通过图像数据处理方法,获得了良好的成像效果;兼顾了后续同类成像系统的扩展功能,为大面阵高帧频成像系统设计奠定了技术基础。基于 XC7K325T 型 FPGA 的电路设计结构,在实现高速系统设计方面具有良好的性价比,在精确延时,系统资源等方面有独特的优势。该成像系统在实验室通过了功能验证和性能测试,成像效果良好,达到了设计初期

的任务要求。本设计采用的是辰芯公司生产的 GMAX0504 实验片,实验结果表明,经过图像处理后的信噪比指标达到 44 db,接近 GMAX0504

探测器的最好水平,像元非均匀性控制在 2% 以内。图像的 MTF \times SNR 指标达到 3 以上,满足了系统设计要求。

参考文献:

- [1] 李方宁,王延杰,张涛. 基于 AM41V4 传感器的高清高速 CMOS 相机系统设计[J]. 液晶与显示, 2015, 30(3):492-498
LI F N, WANG Y J, ZHANG T. Design of high-speed high-resolution CMOS camera acquisition system based on AM1V4 sensor[J]. *Chinese Journal of Liquid Crystals and Displays*, 2015, 30(3): 492-498. (in Chinese)
- [2] 张恒,马庆军,王淑荣. 紫外遥感仪器高速 CMOS 成像电子学系统[J]. 光学精密工程, 2018, 26(2): 471-479.
ZHANG H, MA Q J, WANG SH R. High speed CMOS imaging electronic system for ultraviolet remote sensing instrument[J]. *Opt. Precision Eng.*, 2018, 26(2):471-479. (in Chinese)
- [3] 张克寒,李明伟. 高清 CMOS 图像传感器多通道数据传输系统设计[J]. 仪表技术与传感器, 2017, (2):54-57.
ZHANG K H, LI M W. Design of multi-channel data transmission system for high definition CMOS image sensor [J]. *Instrument Technique and Sensor*, 2017, (2):054-057. (in Chinese)
- [4] 徐冬冬,张宇,聂婷. 小型 CMOS 相机系统设计及其硬件实现 [J]. 西安电子科技大学学报(自然科学版), 2016, 43(4):117-122.
XU D D, ZHANG Y, NIE T. Design and hardware implementation of the small-size CMOS camera system [J]. *Journal of Xidian University (Natural Science)*, 2016, 43(4): 117-122. (in Chinese)
- [5] 孙宏海,何舒文,吴培,等. 高动态科学级 CMOS 相机设计与成像分析[J]. 液晶与显示, 2017, 32(3): 240-248.
SUN H H, HE SH W, WU P, *et al.*. Design and imaging analysis of high dynamics scientific CMOS camera[J]. *Chinese Journal of Liquid Crystals and Displays*, 2017, 32(3):240-248. (in Chinese)
- [6] 杨国鹏,周欣. 两通道按列输出 CMOS 图像的非均匀性及校正方法[J]. 光学精密工程, 2016, 24(8): 2087-2093.
YANG G P, ZHOU X. Non-uniformity of CMOS image with double channels and column read-out and its correction[J]. *Opt. Precision Eng.*, 2016, 24(8): 2087-2093. (in Chinese)
- [7] 张伟,谢蕾芬,王付刚. 变积分时间的空间红外相机单点绝对辐射定标法[J]. 红外与激光工程, 2012, 41(8):2090-2095.
ZHANG W, XIE X F, WANG F G. Single-point absolute radiometric calibration for space infrared camera by changing integration time[J]. *Infrared and Laser Engineering*, 2012, 41(8): 2090-2095. (in Chinese)
- [8] 付轶帆,吴剑,何宏辉. 偏振成像系统中的面阵 CMOS 传感器非线性校正[J]. 红外与激光工程, 2016, 45(6):0633001-5.
FU Y F, WU J, HE H H. Non-linear correction of area CMOS sensor in polarization imaging system [J]. *Infrared and Laser Engineering*, 2016, 45(6):0633001-5. (in Chinese)
- [9] 刘朝阳,刘力源,吴南健. 采用 CMOS 太赫兹波探测器的成像系统[J]. 红外与激光工程, 2017, 46(1): 0125001-5.
LIU ZH Y, LIU L Y, WU N J. Imaging system based on CMOS terahertz detector [J]. *Infrared and Laser Engineering*, 2017, 46(1):0125001-5. (in Chinese)
- [10] 王华,曹剑中,王华伟. 基于估计方法的 CMOS 图像传感器列固定模式噪声校正方法[J]. 红外与激光工程, 2013, 42(7):1928-1932.
WANG H, CAO J ZH, WANG H W. Column fixed pattern noise correction of the CMOS image sensor based on estimation method [J]. *Infrared and Laser Engineering*, 2013, 42(7):1928-1932. (in Chinese)
- [11] 孙宏海,刘艳滢. 两种高速 CMOS 图像传感器的应用与测试[J]. 中国光学, 2011, 4(5):453-460.
SUN H H, LIU Y Y. Application and test of two different high-speed digital CMOS image sensors [J]. *Chinese Optics*, 2011, 4(5): 453-460. (in

Chinese)

- [12] 董建婷,杨小乐,董杰. 面阵 CMOS 图像传感器性能测试及图像处理[J]. 红外与激光工程, 2013,42(12):3396-3401.

DONG J T, YANG X L, DONG J. Performance test and image processing of area CMOS image sensor [J]. *Infrared and Laser Engineering*, 2013,42(12):3396-3401. (in Chinese)

作者简介:



宁永慧(1982—),男,吉林东丰人,博士,副研究员,2013年于中国科学院长春光学精密机械与物理研究所获得博士学位,主要从事 CCD 光电成像技术的研究。E-mail: way007@163.com