

文章编号 1004-924X(2009)08-2047-06

CompactPCI 板卡硬件设计与传输速率测试

张 强,耿爱辉,曹立华,王挺锋

(中国科学院 长春光学精密机械与物理研究所,吉林 长春 130033)

摘要:为寻找一种通用便捷的高速通讯卡设计方法,研究了 CompactPCI 总线特点、总线延时与通讯带宽的关系,提出了一种利用双端口 RAM 实现 PCI 总线与本地端总线这两种不同协议、不同工作频率总线隔离的硬件结构。利用该方法可简化硬件设计和驱动程序的编写,并将接口芯片与驱动程序封装成模块,有利于后续功能板卡的开发。同时,制作出实验板,验证了该方法的可行性,实际测量了各种通讯方式下的通讯速率,得到的最高传输速率为 117.97 MB/s。实验表明,利用此方案制作的通讯卡通讯速率可满足高速通讯要求,且方法简便易行。

关键词:通讯卡;CompactPCI;双端口 RAM;PCI 局部总线

中图分类号:TP334.7 文献标识码:A

Design of CompactPCI communication card and its bandwidth test

ZHANG Qiang,GENG Ai-hui, CAO Li-hua, WANG Ting-feng

(*Changchun Institute of Optics, Fine Mechanics and Physics,
Chinese Academy of Sciences, Changchun 130033, China*)

Abstract: To realize a common and feasible design method for a high speed communication card, this paper introduces the characteristics of the CompactPCI bus and describes the relations of bus latency and communication bandwidth simply. A kind of hardware architecture based on dual-port RAM is proposed to isolate different agreements and different frequency buses of the PCI bus and the local bus. By using this method, the hardware design and drive programming are simplified greatly, and the interface chip and the drive chip are integrated to be modules for the development of function cards. At the same time, a experimental card is produced to test the feasibility of the method, and obtained optimal communication bandwidth by the experimental card is 117.97 MB/s at different communication modes. Experimental results show that the communication bandwidth of the experimental communication card meets the requirements of high speed and the method is easy to realize.

Key words: communication card; CompactPCI; dual-port RAM; PCI local bus

1 引言

随着通讯技术、电子技术的发展,工控、医疗、电信等领域对数据传输速率、稳定性和通用性的要求日益增高,通讯速率已从以往的 10 Mb/s、100 Mb/s 向 10 Gb/s、100 Gb/s 转变,通讯领域已由第二代通讯技术向第三代通讯技术(3G)迈进,而新兴的太赫兹技术即将引领人类进入新的高速通讯时代。为适应其发展要求,许多新型工业总线应运而生,其中 CompactPCI 总线作为一种成熟的高速数据总线协议,结合了 PCI 总线电气性能和欧卡的机械封装,使得其在各个领域内的应用日渐广泛。

CompactPCI 是 PCISIG 于 90 年代晚期提出的一项开放式标准,电气方面它采用了 PCI 的电气规范,使得其理论通讯速率最高可达 132 MB/s(约 1 Gb/s),如果采用 64 bit、64 MHz 局部总线,其传输速率可达 528 MB/s,可见其带宽可以满足高速通讯系统的要求。采用这一标准还有利于降低系统成本,使用 PCI 局部总线方案达到相同通讯速率时可节约成本 10%~15%。

机械上采用了标准针孔连接器(IEC-1076-4-101)以及欧卡规范(IEC297/IEEE1011.1)这种坚固稳定的机械结构。这种连接器单体最大可承受约 100 N 的拉力,因此其较 PCI 标准的金手指式连接器,抗冲击、振动的能力大大提高。针对工业应用场合电磁环境复杂,CompactPCI 在机械结构上引入三段 EDS 静电导出条,其通过导轨上的静电卡子和地相连,有效防止静电对器件和系统的干扰,经测试,CompactPCI 系统能抵抗 8 000 V 浪涌脉冲,为恶劣的工业应用环境提供了保证。PCIMG2.1 还新增热插拔功能,为电信业的不间断工作更换故障板卡提供支持。经过 10 余年的发展,CompactPCI 总线这种高性能工业总线,已广泛应用于通讯、工控、医疗、军工等领域。

2 CompactPCI 总线特点

2.1 总线信号类型

PCI 总线信号分为必选信号和可选信号两部分,其中必选信号包括地址/数据总线、接口控制信号、错误报告信号、仲裁信号和系统信号。必选

信号是维持 PCI 总线正常工作的最小单元。可选信号是 PCI 总线功能的扩展,其包括 64 位地址/数据扩展总线、中断信号和边界扫描信号(符合 IEEE1149.1 标准)。扩展信号提供 PCI 总线更高的通讯带宽,申请中断和测试方法。

2.2 总线工作方式

PCI 局部总线采用突发分组传输机制,一个突发分组由一个地址期和多个数据周期组成。当处理机发出的写数据为顺序地址且数据为双字格式时,主桥路会将他们自动组合成突发数据。当读操作不会在被寻址的目标设备上干扰其正常读写时,桥路也会将单个的读请求转变组合成一次突发读。

2.3 总线带宽与延迟的关系

总线访问延迟定义为从总线主设备请求使用 PCI 局部总线到它完成交易的第一次数据传送的时间量。

PCI 局部总线系统中,更长的突发传输会获得更高的带宽(数据吞吐量),但同时亦会带来更长的延迟,降低系统的实时性。因此,在设计对实时性有要求的系统时,需要考虑带宽与实时性的平衡。

在最大延时情况下,对于一个给定的数据期,要求主设备使 IRDY# 信号在 8 个时钟内有效。对于第一个数据期,要求目标设备在 FRAME# 信号有效后 16 个时钟内(后续数据周期为 8 个时钟周期)声明其 TRDY# 或 STOP# 信号。而通常情况下如果数据可全速突发传输,则典型延时计算公式为:

$$\text{Latency} = 8 + (n-1),$$

其中, n 为传输的数据个数,并假定目标设备初始数据期延时为 8 个时钟。

由公式可知,如果允许无限制的传输数据,则系统的延时就会没有上限,这会造成系统的死锁状态。故主设备提供了一种机制,用以限制设备对总线的占用期限,即通过延迟定时器来限制总线的占用时间。

一次数据传输的总时钟数:

$$\text{total_clocks} = 8 + (n-1) + 1;$$

延时定时器: $\text{latency_timer} = \text{total_clocks} - 2;$

延迟: $\text{latency} = 30 \text{ ns} \times \text{total_clocks}.$

由此,设计者可根据系统实时性要求,来确定延时控制寄存器的值。

3 板卡硬件组成及工作方式

3.1 PCI 板卡硬件组成

PCI 板卡硬件电路有两部分组成,本地端和 PCI 总线接口端。

本地端(Local)采用 DSP(TMS320VC5409)作为中央处理器,用 CPLD(EPM3256)完成本地地址分配、总线控制和中断判优工作,各个功能和接口器件由 DSP 控制,完成相应功能。PCI 总线接口端利用 PCI 接口转换芯片 PCI9054 将 PCI 电气通讯协议转换为可供本地端器件读取的协议。由于 PCI 端总线工作于母板提供的 33 MHz 工作频率,与本地端总线工作时钟无法同步,固需要将两端总线隔离避免时序冲突。

通常可以采用 FIFO(先入先出寄存器)或双端口 RAM 方式实现两端异步总线的通讯。利用 FIFO 隔离,两端面对的是一个 IO 端口(或一个双字内存空间),这样可以节省地址空间,但读写数据必须按顺序进行,且两端不能同时访问 FIFO;利用双端口 RAM 隔离,需要两端均为其分配 RAM 相应长度的地址空间,读写时两端可随意访问任何字节(不能同时访问同一字节),由于数据的存储是在连续(或分段连续)的 RAM 中,这样对大数据量读写可采用 DMA 传输方式,以提高数据的传输速率,适应图像、音频等大数据流传输的需要。因此选择使用双端口 RAM 方式,系统硬件框图如图 1 所示。

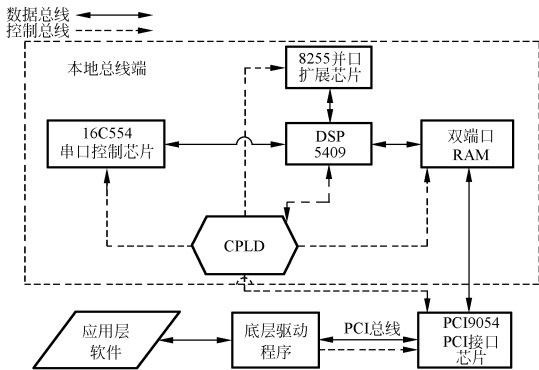


图 1 硬件系统组成框图

Fig. 1 Block diagram of hardware system

3.2 PCI 板卡工作方式

由于本地端引入了 DSP 作为核心处理单元,主控计算机对板卡的各项功能控制均可采用将控制命令编码,整合为数据包传输至 DSP,再由 DSP 拆解译码后按控制命令设置板卡功能。这样处理可大大简化硬件电路设计难度和驱动程序开发难度,有利于提高系统的通用性、灵活性、可移植性和互换性,同时还节省了 PCI 端 IO 地址资源,减少主控计算机 CPU 占用率。

4 WDM 驱动程序设计

4.1 WDM 驱动程序简介

WDM(Windows Driver Mode)是 Microsoft 最新推出的一种驱动程序开发模型,旨在实现对新硬件支持的基础上,进一步降低所需驱动程序的数量和复杂性,以简化驱动程序的开发,WDM 属于操作系统的内核模式,其驱动程序由运行于内核模式的系统级代码组成。

在 WDM 驱动程序模型中,每个硬件设备至少有两个驱动程序。其中一个驱动程序称为功能(Function)驱动。它负责初始化 IO 操作,处理中断事件,为用户提供一种设备合适的控制方式。另一个驱动程序成为总线(Bus)驱动程序,它负责管理硬件与计算机的连接。其中我们主要关注的就是这个功能驱动。

WDM 驱动程序采用分层的结构模型,如图 2 所示。

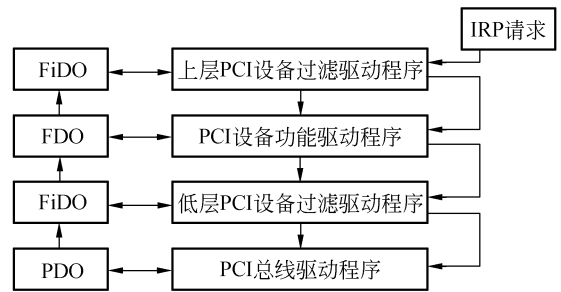


图 2 WDM 设备对象和驱动程序结构

Fig. 2 Object of WDM and structure of driver

处于最底层的设备对象称为物理设备对象(PDO),在设备对象堆栈的中间有一个对象称为功能对象设备(FDO),在 FDO 上下则可能会有有一些过滤器设备对象称为上层过滤器和下层过滤

器。这种层次结构可以使 IO 请求过程更加明晰,影响到设备的每个操作都使用 IO 请求包。每层驱动都可以决定如何处理 IO 请求包或将其向下传递。

4.2 WDM 驱动程序编写方法

DriverStudio 是 NuMega 公司开发的一款以面向对象(OOP)方式编写驱动程序的集成开发环境软件,将编写 WDM 及 Windows NT 驱动程序所需的对内核模式访问及硬件的访问封装成类。这样只要在它的向导程序的指引下,根据硬件的具体参数填写必要步骤,就可以很方便地完成所需驱动程序的框架。最后根据具体的要求添加新的类对象和所需的代码就可以成功地完成自己的驱动程序。

DriverStudio 基于 VC 开发环境,它生成的是标准的 VC 工程文件。只要将所建的工程在 VC 下编译,就可以生成最终的设备驱动程序。相比 DDK 开发来说,难度降低,缩短了驱动的开发时间,因此 DriverStudio 在驱动开发方面得到了广泛的应用。

5 主机与 PCI 板卡通讯速率测试

5.1 测试仪器与方法

测试采用安捷伦 16800 逻辑分析仪,该仪器具有探测深度可调,可编辑复合逻辑触发规则,最高 1 GSamples/s 采样率等特点。测量结果可存储为数据文件、时间列表和波形图象等功能。

如图 3 所示,利用 PCI9054 芯片工作在 C 模式下,其访问本地总线时在第一个时钟周期内会声明 ADS# 信号,在全部数据传输完毕时会声明

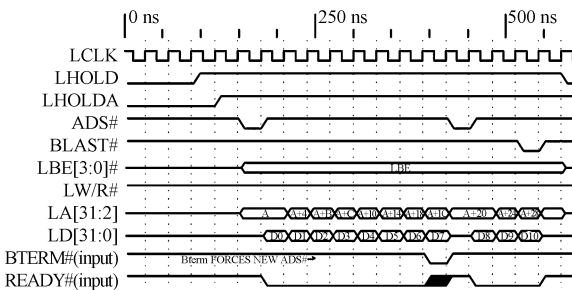


图 3 突发传输时序图

Fig. 3 Timing diagram of PCI target burst transmit

BLAST# 信号,因此我们只需设定好一定量的传输数据,并测得 ADS# 信号上升沿和 BLAST# 信号下降沿之间的时间间隔,即可计算得到数据的传输速率。

5.2 数据传输速率测试

利用安捷伦 16800 逻辑分析仪,对 PCI9054 芯片控制管脚进行监测,分别测得单周期、突发、突发 DMA 和无限 DMA 传输的传输速率,如图 4~图 8 所示。

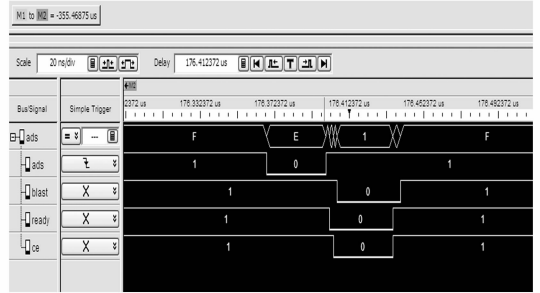


图 4 单周期读/写

Fig. 4 Single read or write

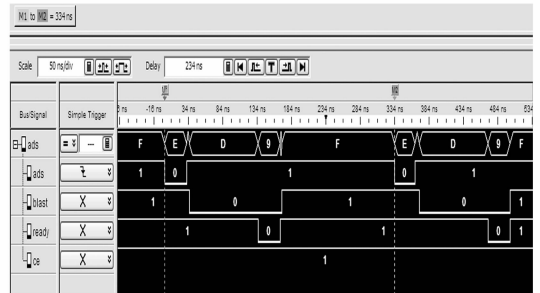


图 5 突发读(整个周期)

Fig. 5 Burst read

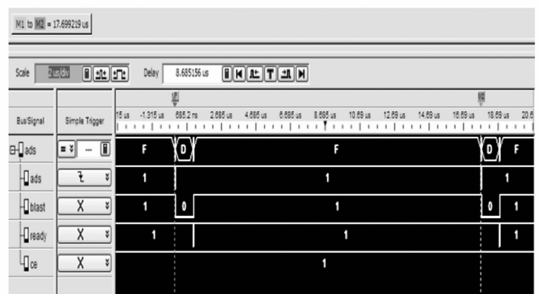


图 6 突发写

Fig. 6 Burst write

安:西安电子科技大学出版社,2003.

LI G SH, CHEN J P. *PCI Local BUS and Application* [M]. Xi'an: Xidian University Press, 2003. (in Chinese)

- [5] 武安河. Windows2000/XP WDM 设备驱动程序开发[M]. 北京:电子工业出版社,2005.

WU A H. *Windows2000/XP WDM Driver Design* [M]. Beijing: Publishing House of Electronics Industry, 2005. (in Chinese)

- [6] 王学宝. 基于 FPGA 的时统模块设计[J]. 工业控制计算机, 2008, 21(4): 74-75.

WANG X B. Design of time unified signal board base on FPGA [J]. *Industrial Control Computer*, 2008, 21(4): 74-75. (in Chinese)

- [7] 车震平, 魏彪, 李开龙, 等. PCI9030 在基于 PCI 总线 X 光谱数据采集卡中的应用[J]. 光学精密工程, 2004, 12(增): 180-184.

CHE ZH P, WEI B, LI K L, *et al.*. Application of PCI9030's to X-ray spectral data acquisition card based on PCI bus [J]. *Opt. Precision Eng.*, 2004, 12(Supp.): 180-184. (in Chinese)

- [8] 马姝琳, 钟先信, 姚富光. 基于 DM642EVM 的 PCI 总线实时数据通信技术[J]. 光学精密工程, 2005, 13(增): 196-200.

MA SH L, ZHONG X X, YAO F G. Real-time data communication based on PCI of DM642EVMMA [J]. *Opt. Precision Eng.*, 2005, 13(Supp.): 196-200. (in Chinese)

- [9] 袁晓兵, 张新, 王沛. PCI 总线数据采集卡 Windows NT 驱动程序的设计[J]. 光学精密工程, 2001, 9(1): 89-92.

YUAN X B, ZHANG X, WANG P. Device driver programming in Windows NT for PCI data acquisition card [J]. *Opt. Precision Eng.*, 2001, 9(1): 89-92. (in Chinese)

- [10] 梁俊, 王建立, 孟浩然. CompactPCI 总线的热插拔技术研究及其实现[J]. 微计算机信息, 2007, 3(增): 57-58, 64.

LIANG J, WANG J L, MENG H R. The study and realizing of the Hot Swap on the basis of CompactPCI Bus [J]. *Control & Automation*, 2007, 3(Supp.): 57-58, 64. (in Chinese)

- [11] 高春阳, 杜升平, 罗传欣. 一种基于 CompactPCI 总线控制电路的设计[J]. 科学技术与工程, 2007, 17(7): 4469-4472.

GAO CH Y, DU SH P, LUO CH X. Design of control circuit base on compact PCI bus [J]. *Science Technology and Engineering*, 2007, 17(7): 4469-4472. (in Chinese)

- [12] 宋万杰, 罗丰. CPLD 技术及其应用[M]. 西安:西安电子科技大学出版社, 1999.

SONG W J, LUO F. *The Technology and Application of CPLD* [M]. Xi'an: Xidian University Press, 1999. (in Chinese)

- [13] 赵文智, 崔三俊, 刘越, 等. 基于 CompactPCI 总线的多协议智能通信板的设计[J]. 微电子学与计算机, 2007, 24(5): 52-53, 57.

ZHAO W ZH, CUI S J, LIU Y, *et al.*. Design of a multi-protocol smart-communication board based on compactPCI bus [J]. *Microelectronics & Computer*, 2007, 24(5): 52-53, 57. (in Chinese)

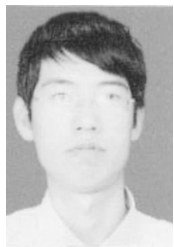
作者简介:



张 强(1980—),男,吉林长春人,研究实习员,2006 年于吉林大学获得硕士学位,现工作于中科院长春光学精密机械与物理研究所,主要从事 CompactPCI/PXI 接口技术方面的研究。E-mail: tongyi369@yahoo. com. cn



曹立华(1971—)男,吉林磐石人,博士研究生,研究员,2001 年进入中国科学院院长春光机所工作,现为中国科学院院长春光机所光电对抗部副主任,主要从事光电仪器总体设计、目标红外辐射特性测量等技术研究。E-mail: cao0983@sina. com



耿爱辉(1974—),男,河北遵化人,助理研究员,1997 年于吉林大学获得学士学位,现工作于中科院长春光学精密机械与物理研究所,主要从事电子学设计,光电仪器总体设计等技术研究。E-mail: gengah@ciomp. ac. cn



王挺峰(1977—),男,山东文登人,副研究员,2005 年于中科院院长春光机所获得博士学位,主要从事激光应用方面的研究。E-mail: wtfeng@sina. com