

文章编号 1004-924X(2012)02-0296-09

基于可重构技术的上面级航天器综合电子系统

孙兆伟, 邢 雷*, 徐国栋, 叶 东

(哈尔滨工业大学 卫星技术研究所, 黑龙江 哈尔滨 150080)

摘要:为实现卫星工程的整体优化,本文打破传统卫星与运载器独立各自设计的界限,将小卫星和小运载器上面级有机融合构成一类上面级航天器,并给出了适用于上面级航天器的可重构综合电子系统方案。该电子系统以 Microblaze 软核处理器为核心处理单元,采用基于 CAN 总线的分布式网络结构提高系统的可扩展性,并利用可重构技术实现电子系统核心处理单元的分时复用,以满足运载段和在轨段对电子系统的不同需求。实现了姿态轨道控制算法硬件化,减轻处理单元的负担,提升了系统的计算和处理能力。设计并建立了半物理实验系统,对飞行全过程、全模式进行了仿真实验。结果表明:运载段控制周期达到 10 ms,姿态轨道算法硬件化后运行时间约为 7.5 ms;相机工作期间姿态指向精度达 0.035°,稳定度达 0.000 68(°)/s。所设计的可重构综合电子系统完成了上面级航天器的全模式飞行任务,满足运载段强实时性、在轨段高可靠性以及高精度控制等要求。

关键词:上面级航天器;综合电子系统;可重构技术;现场可编程门阵列(FPGA)

中图分类号:V442;TP391.4 **文献标识码:**A **doi:**10.3788/OPE.20122002.0296

Integrated electronic system of upper-stage spacecraft based on reconfigurable technology

SUN Zhao-wei, XING Lei*, XU Guo-dong, YE Dong

(Research Center of Satellite Technology,
Harbin Institute of Technology, Harbin 150080, China)

* Corresponding author, E-mail: hitsatxl@163.com

Abstract: To implement the integral optimization of satellite engineering, a upper-stage spacecraft is proposed based on the combination of a small satellite and a small launcher, and a reconfigurable integrated electronic system for the upper-stage spacecraft is designed to achieve the high function density development of aerospace electronic systems. By taking the Microblaze as a soft-core processor, the electronic system improves its expandability based on a distributed network structure with CAN bus. It realizes the time sharing of a central computer in the core of electronic system and satisfies different requirements of the launching phase and on-orbit phase. Furthermore, the control algorithm has implemented by hardware, which reduces the calculation of processor and improves the computing and processing capabilities of the system. A semi-physical system is built and the full-mode simulation is carried out to verify effectiveness of the designed system. The experiment results show that the con-

收稿日期:2011-07-18;修订日期:2011-09-28.

基金项目:国家 863 高技术研究发展计划资助项目(No. 2009AA7020101)

control period in the launching phase is 10 ms, the running time of control algorithm is about 7.5 ms, and the attitude orientation accuracy and the stability are 0.035° and $0.00068(^\circ)/s$, respectively. The reconfigurable integrated electronic system can achieve the full-mode flight mission of upper-stage spacecrafts, satisfy the requirements of strong real time in the launching phase, high stability in the on-orbit phase and can offer higher control accuracy.

Key words: upper-stage spacecraft; integrated electronic system; reconfigurable technology; Field Programming Gate Array(FPGA)

1 引言

随着微电子、计算机等相关技术的发展,航天器逐渐向微小型化方向发展,小卫星以其重量轻、体积小、设计成本低等特点在军用与民用领域发挥着越来越重要的作用,尤其是针对需要快速反应的突发事件,在短时间内以较低成本建造并发射是现代小卫星的一个重要的发展方向^[1-3]。

目前,国际上小型航天器和小型运载器的发展正向低成本、标准化、通用化、快速反应方向发展,发展较快的是美国。近年来,为了适应低成本、机动快速发射的需要,美国开展了一系列关于小卫星和小运载器的研制计划,同时也进行了用同一套电子系统兼顾运载和卫星任务需求的探索研究,淡化了卫星与运载器的界限,实现电气设备的复用,有效降低了卫星发射成本,缩短了卫星的研制周期。例如,美国国防高级研究计划局、空军与海军实验室联合提出的“微卫星技术实验”(MiTeX)计划,在运载器的上面级安装了太阳能电池阵、姿态敏感器和执行机构,具备了部分卫星功能,进行了轨道维持与机动能力的有关演示验证;美国国家航空宇航局(NASA)提出了“一体化航天器的不可重复使用运载火箭”(ELVIS)的概念^[4],在尽可能低的轨道高度上释放运载器的上面级,航天器靠自身携带的推进器到达目标轨道,这样上面级会自动坠入大气层焚毁,不需要额外消耗燃料使其返回大气层中。另外,由于运载器使用航天器的电子设备,避免了硬件和软件的重复,同时减轻了质量,降低了成本,最终目标是取消上面级的电子设备。

在传统卫星工程设计中,卫星与运载器分属两个相对独立的大系统,耦合相对少,设计时重点考虑两者之间的质量、机械和电磁兼容等接口关

系,对两者的资源相互利用没有统一考虑,造成了资源浪费,致使有效载荷比不高。为实现卫星工程的整体优化,适应现代小卫星高集成度、低成本、快速集成、机动灵活发射、在轨快速机动的特点,本文打破传统卫星与运载器各自独立设计的局限,进行小卫星与小运载器一体化设计,根据卫星与运载器的不同设计需求和特点,提出一种可行的上面级航天器总体设计方案,重点设计实现了一种基于FPGA的可重构上面级航天器综合电子系统,并以此电子系统为基础构建地面半物理仿真系统,进行仿真验证。

2 上面级航天器综合电子系统设计

2.1 上面级航天器总体设计思想

卫星与运载器的工作环境与任务要求不同,设计理念不同,但从系统设计角度来划分,两者都具有结构与机构、姿轨控、推进、电源、遥测遥控,热控、电子系统等几大分系统,且相应分系统完成的基本功能相近,为一体化设计与集成创造了条件,进而可以采用上面级航天器设计的理念和模块化的设计思想予以优化。

本文采用柔性化、模块化构型技术,通过将小卫星平台和小运载器末修级的一体化设计与集成,建立了一个可灵活配置、高度集成、适应快速集成和小运载灵活发射、在轨机动能力强、满足多种有效载荷要求的上面级航天器通用平台,集成过程如图1所示,其作用是将传统小运载器末修级的结构系统、电子系统、推进系统、电源系统和制导、导航与控制系统等与卫星平台相应的各分系统合二为一,进行一体化设计与集成,简化系统配置,最大限度地提高飞行器上的资源利用率和功能密度,降低入轨任务载荷的质量。

此设计方案一体化体现在以下几个方面:

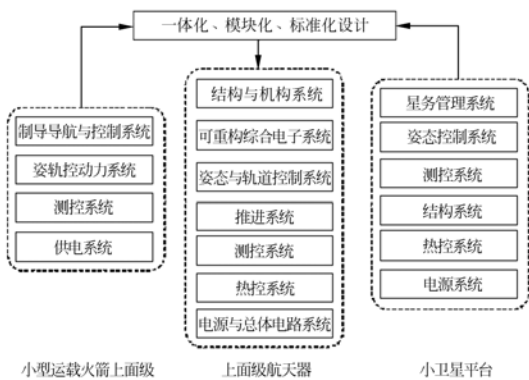


图 1 上面级航天器集成与体系结构

Fig. 1 Integration and architecture of upper-stage spacecraft

(1) 结构系统一体化 上面级航天器通用平台的结构系统对运载器末修级结构系统进行了适应性改造,采用以主承力架为主并结合安装板的方案,围绕任务载荷和推进系统、综合考虑布局与热控的设计,为任务载荷和上面级航天器所需各种设备提供了有效的安装面和安装空间。将卫星平台的全部仪器设备以及有效载荷的部分仪器设备均安装在运载器末修级结构舱内,省去了卫星平台的结构系统、星箭对接结构和分离机构等,从而显著地减小了系统结构的质量和体积。

(2) 电子系统一体化 将小运载器末修级电子系统和小卫星星载电子系统进行一体化集成,两者相同的设备复用,形成功能完善的可重构综合电子系统。该系统以可重构计算机为核心,通过总线将物理上内嵌于其它分系统的下位机连接在一起,组成可重构综合电子系统的逻辑拓扑结构,通过计算机动态重构机制,可靠地完成运载段的飞行控制、在轨运行阶段的任务管理、姿态与轨道控制、遥测遥控、热控、电源以及任务载荷的控制与数据采集等工作。

(3) 推进系统一体化 采用共体贮箱设计方案,利用一套液体推进系统实现入轨段的末助推和在轨运行段的轨道维持与机动。在主动段提供侧喷流控制所需的控制力矩,在末助推段提供推进动力和姿态控制力矩,在轨运行阶段利用预留和主动段剩余的燃料为上面级航天器提供轨道维持和机动动力,提高了燃料的利用率。

(4) 电源系统一体化 电源系统采用三节钷化镱太阳电池阵与锂离子蓄电池联合供电方案,小运载器末修级及过渡段、二三级以及三级与上面级

航天器之间的级间分离、整流罩分离、二级与三级固体发动机点火等共用电源,实现了运载器和卫星的统一供电,主动段为运载器末修级提供电能,在轨运行期间为卫星提供能源和供电管理。

2.2 上面级航天器综合电子系统拓扑结构设计

根据上面级航天器设计的任务要求,一体化后的综合电子系统具备小卫星电子系统和小运载器电子系统的全部功能,并具有快速集成、体积小、质量轻及稳定可靠等特点。上面级航天器综合电子系统主要由可重构中心计算机、各分系统下位机以及系统总线^[5-7]和高速数据总线构成,逻辑拓扑结构如图 2 所示。

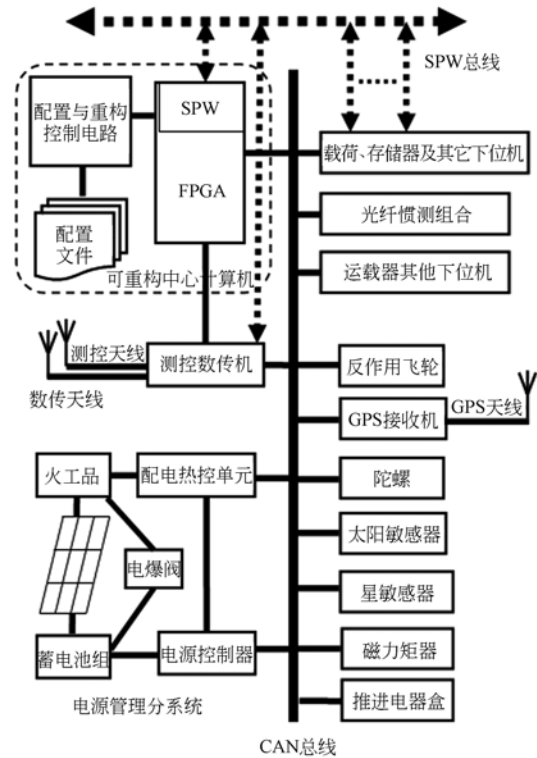


图 2 可重构综合电子系统拓扑结构

Fig. 2 Architecture of reconfigurable integrated electronic system

综合电子系统采用分布式网络结构,以可重构计算机为核心,采用标准化的 CAN 总线进行内部数据的交换,将传统运载器和卫星各分系统的下位机有机地整合为一体,同时通过 SpaceWire (SPW) 高速总线实现遥测数据和有效载荷试验数据在存储器和数传发射机之间的高速传输。系统能够完成包括主动段和在轨运行段的制导、导航与控制以及全程任务管理功能,即主动段完成传统箭载计算机的功能,在轨运行段完成

传统卫星的星载计算机功能。

3 可重构中心计算机设计

3.1 可重构中心计算机体系结构设计

传统星载计算机和运载计算机均针对各自的工作特点和需求选用特定的处理器进行设计,两者选取原则有很大不同,导致星载计算机和运载计算机在不改变现有设计基础上很难兼顾实现两者的功能,为此本文以可重构计算技术为实现手段设计了可重构中心计算机,该计算机以可编程器件(FPGA)为核心,根据任务触发条件,从硬件层次进行运载计算机功能与星载计算机功能切换,利用单一处理器资源分时复用实现多处理器功能,在保证系统整体功能和性能的基础上,简化处理器外围设备相应接口。可重构中心计算机组成框图如图 3 所示,由 CPU-A 板、CPU-B 板、电源板、ON/OFF 板、通信板和底板等 6 块电路板组成。通信板包含由 FPGA 搭建的 RS422 类型的接口电路,用于应答机 PCM 接口,作为间接指令的备份通道;ON/OFF 板上主要是 OC 输出电路,用于系统对外输出指令;电源板提供了中心计算机的电输入接口,以及星箭分离信号、切机指令等,底板用于中心计算机的集成。

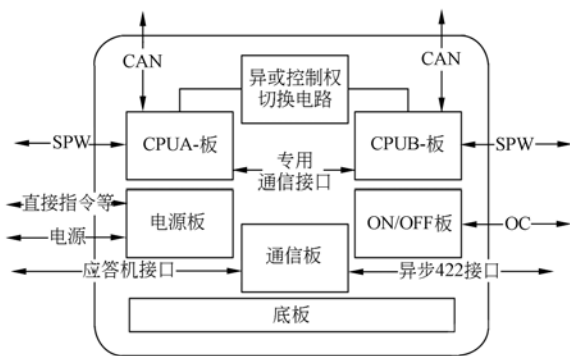


图 3 可重构中心计算机组成框图

Fig. 3 Composition block diagram of reconfigurable central computer

可重构中心计算机中的核心 CPU-A 板和 CPU-B 板由 FPGA 实现,体系结构相同,采用 FPGA+微控制器+专用配置 PROM 的方式,体系结构如图 4 所示。

可重构中心计算机 CPU 板由处理器单元、配置数据单元和射频单元 3 部分组成^[5,8]。

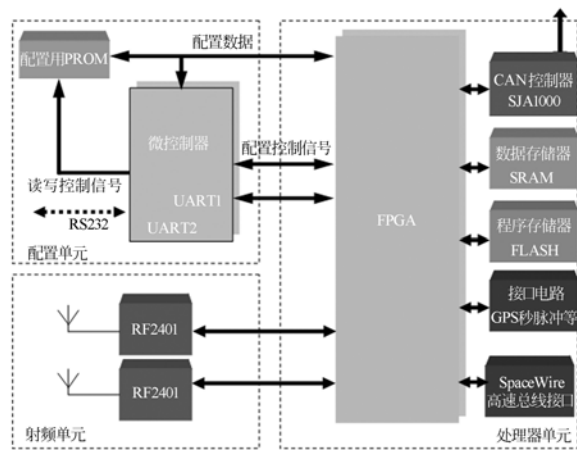


图 4 可重构中心计算机 CPU 板结构框图

Fig. 4 Structure of CPU for reconfigurable central computer

处理器单元主要完成控制、管理任务,为系统的处理核心,其 FPGA 单元设计实现如图 5 所示,选用 Microblaze 作为软核处理器,构建嵌入式系统,同时配有支持姿态轨道控制算法的硬件模块, Microblaze 内核主要是完成常规的处理内部资源的调用,包括总线及其他对外接口的数据解包与数据组包,不涉及姿态与轨道控制算法;采用硬件模块进行姿态轨道控制算法的设计,主要是为了提高姿态轨道算法的计算速度,同时算法实现硬件化后以 IP 核的形式被 Microblaze 内核进行调用,并设计有 CAN 总线控制器,实现可重构中心计算机对各下位机的遥控指令的下达和遥测数据的接收。同时利用 SpaceWire 高速总线实现了飞行器遥测数据定期写入存储器当中,利用数传通道下传地面,保证了遥测数据记录的完整,便于对飞行器健康状态的全面监控。

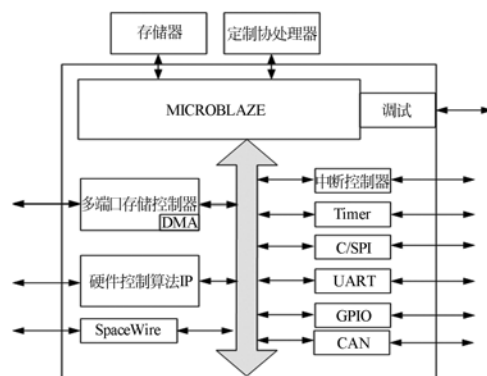


图 5 可重构中心计算机 FPGA 设计框图

Fig. 5 FPGA design of reconfigurable central computer

配置单元通过专用配置 PROM 存储配置数据,完成系统的快速可重构控制,是系统快速可靠重构与稳定运行的重要保证;微控制器 C8051 主要是对 FPGA 的健康状况进行监控管理,同时定期触发 FPGA 的在线重构,消除复杂空间环境对 FPGA 工作状态的影响。FPGA 单元和 PROM 之间通过配置信号线和配置数据信号线相连,配置触发信号由 C8051 通过通用 I/O 口以电平触发方式实现,配置数据由 PROM 给出,通过配置数据线下下载到 FPGA。考虑到可重构中心计算机运载段与在轨段处理器体系结构的不同,采用多个配置芯片进行任务过程划分,体系结构转换时,由 C8051 处理器给出重构信号,启动多个芯片之间形成菊花链结构。FPGA 的配置模式为被动并行模式,支持调试阶段的 JTAG 模式下载。FPGA 与 C8051 之间的 UART 接口使系统形成数据传输闭环回路,使 C8051 与 FPGA 可以互传命令与数据,并方便未来的功能扩展。

射频单元主要完成星地测控、星间通信,并配合处理器单元完成星间测距功能,可以作为测控系统的备份通道。射频单元的核心器件采用已经在试验三号卫星上具有飞行经历的射频模块 nRF2401,采用两片 nRF2401 分别完成接收和发送任务,实现一个全双工的通信功能。

3.2 可重构中心计算机软件设计

可重构中心计算机硬件电路和软件设计是在一体化综合电子系统功能需求分析的基础上进行的,是可重构中心计算机设计软硬件划分的结果,在这两部分设计完成后需要进行软件可执行文件的生成和硬件配置文件生成,主要包括 FPGA 硬件配置文件、MicroBlaze 处理器软件启动程序和软件应用程序的可执行文件。

可重构中心计算机不仅在硬件电路上实现了一体化设计,在软件设计中同样也实现了一体化设计,可重构中心计算机软件采用软件总线技术将运载计算机软件和星载计算机软件有效地融合到一起,同时有效地对原有的星载软件和运载软件功能模块进行裁剪。

可重构中心计算机软件从层次上划分,分为底层驱动和上层应用程序,如图 6 所示。其中,上层应用程序从功能上又分为主动段的运载任务管理、在轨段的星务管理和姿态与轨道控制功能。

底层驱动程序在系统初始化阶段完成,主要



图 6 可重构中心计算机软件体系结构框图

Fig. 6 Software architecture of reconfigurable central computer

包括片内设备、加速模块和片外设备的初始化以及读写操作。驱动程序库的结构如图 7 所示。



图 7 可重构中心计算机驱动程序库

Fig. 7 Driver library of reconfigurable central computer

飞行器上层应用程序的主要功能包括:控制一体化飞行器主动段飞行并将飞行器送入指定区域;完成飞行器遥测信息的采集、组帧与下传;执行上注的间接遥控指令;进行飞行器姿态与轨道测量与控制;实现飞行器自主故障诊断与处理;进行飞行器飞行任务及资源管理等,功能分解如图 8 所示。

各功能模块通过软件总线集成,可以在不影响系统软件运行的情况下进行分块在轨升级。确认需更新的功能模块后,地面启动软件上注作业,可重构中心计算机相应启动软件更新任务,软件上注作业可与日常的地面维护工作一起进行,需更新模块上注且经校验核对无误后,将其挂在软件总线上,可以自主地在下一控制周期将原有需更新功能模块从软件总线移除,并启动运行更新的功能模块,也可根据地面需求选择升级模块启用的时机。

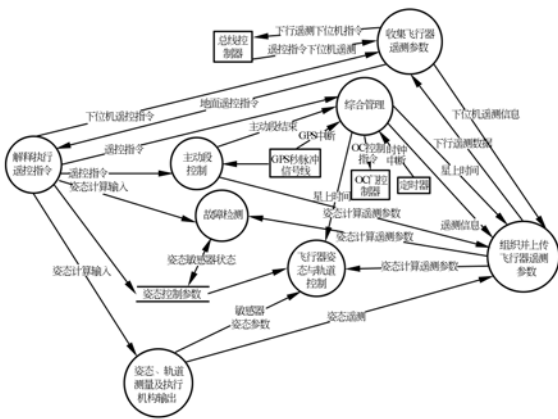


图 8 可重构中心计算机软件功能分解框图

Fig.8 Software function of reconfigurable central computer

可重构中心计算机的应用软件在飞行器上共有 3 个版本,存储在程序 FLASH 的不同位置,互为备份,通过计算机的引导程序选择需运行的应用程序。在引导过程中,检查存储器,根据检查状态引导应用进程;或进行程序拷贝;或停留在引导进程中等待程序注入。

4 可重构综合电子系统仿真

为了验证所设计的可重构综合电子系统的处理能力和方案可行性,搭建了如图 9 所示的半物理仿真系统。

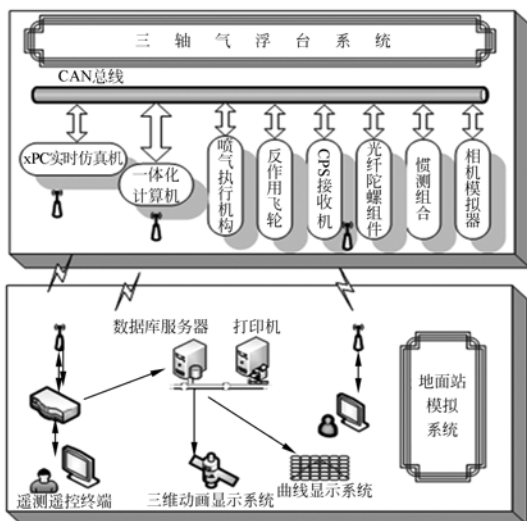


图 9 半物理实时仿真系统组成框图

Fig.9 Composition block diagram of semi-physical real-time simulation system

仿真系统由三轴气浮台和地面站模拟系统两

部分组成,两部分通过无线模块实现数据交换。三轴气浮转台上系统以 xPC 实时仿真机进行动力学模拟,并提供星敏感器模拟器和太阳敏感器模拟器输出,采用的真实部件有陀螺、反作用飞轮、惯测组合、喷气推力器、GPS 接收机和可重构中心计算机。有效载荷为相机模拟器及地面配套支持系统^[9-11]。地面站模拟系统,能够实现无线链路的遥控指令发送和遥测数据接收,并保存数据库系统,同时通过监显系统实现实时曲线显示与运行状态的三维动画显示。

4.1 可重构中心计算机算法硬件化实验

文中将姿态控制算法 IP 通过 FPGA 硬件实现,本节对其运算速度进行了验证。通过处理器分别调用 IP 核姿态控制算法和基于 C 语言的浮点数姿态控制算法进行 1×10^6 次运算,运行时间测试结果如表 1 所示。

表 1 计算时间测试结果

Tab.1 Test results of computing time (ms)

	软件计算	硬件计算
计算时间(1×10^6 次)	36 610 802	7 500 178
平均每次计算时间	36.610 802	7.500 178

由测试结果可知,采用硬件化的姿态控制算法,平均每次的运算时间约是 7.500 178 ms,而采用软件计算平均每次需要约 36.610 802 ms,采用硬件计算所花的时间约是采用软件计算时间的 20%,可见硬件计算相对于软件计算速度有明显的优势。

姿态控制算法 IP 硬件化后引入半物理仿真

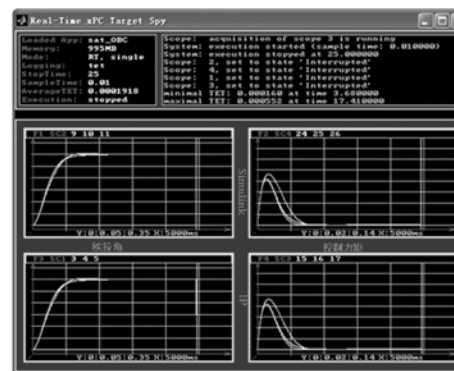


图 10 闭环 PD 实时仿真姿态角和姿态角速度

Fig.10 Attitude angle and angle velocity of closed PD real-time system

平台进行闭环 PD 实时控制仿真验证,仿真的姿态角和姿态角速度如图 10 所示:

由图 10 可以看出,通过 IP 核实现姿态控制算法的实时性好,与 Simulink 仿真实现姿态控制算法并没有多大的差异,文中将卫星姿态控制算法 IP 化的方法是可行的。

4.2 上面级航天器全模式仿真实验

可重构中心计算机要实现全过程的控制,按照模飞程序进行全系统全过程半物理实时仿真试验。模拟从发射前 30 min 准备开始,完成相关参数装订和状态设置,在规定窗口开始运行仿真系统,可重构中心计算机按任务进行主动段控制,满足入轨条件后输出可靠的主动段结束信号,依据此信号完成在轨段重构,实现在轨段控制。可重构中心计算机按任务自主对 7 个主要模式进行切换,切换状态如图 11 所示。

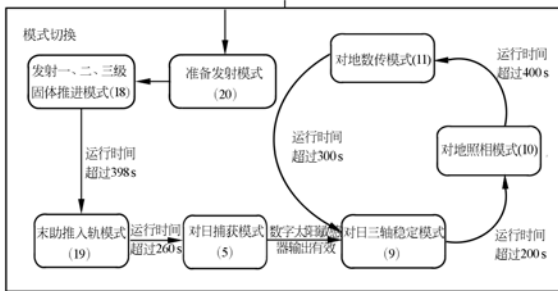


图 11 模式切换状态流程图

Fig. 11 State flow chart of mode switch

仿真过程中采取完全自主的模式切换方式进行了全模式的半物理仿真,直至仿真进入下一个模式周期的对日三轴稳定模式结束。各模式仿真时间如图 12 所示。仿真结果如图 13、图 14 所示。

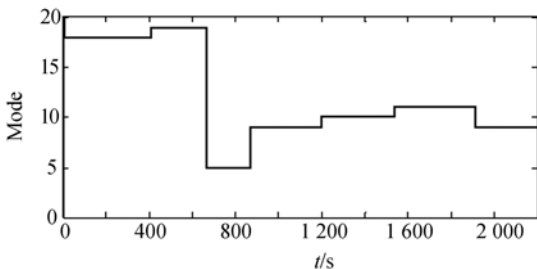


图 12 全模式控制模式转换图

Fig. 12 Mode switch of full-mode control

在仿真过程中,由于各模式仿真时间较短,所

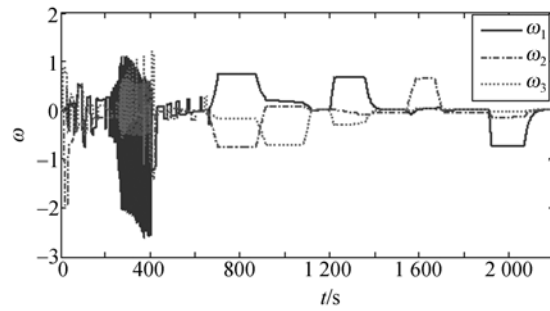


图 13 相对于轨道坐标系全模式姿态角速度

Fig. 13 Full-mode attitude angle velocity to orbit coordinate frame

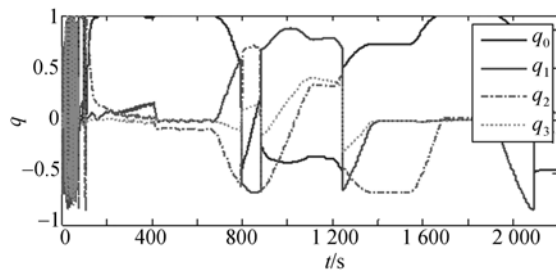


图 14 相对轨道坐标系全模式姿态四元数

Fig. 14 Full-mode attitude quaternion to orbit coordinate frame

以机动过程中飞轮没有出现过饱和的现象,如出现饱和现象,可启动喷气对飞轮进行卸载。通过以上仿真结果表明,可重构中心计算机可靠地实现了主动段和在轨段功能的重构和切换,可重构综合电子系统控制下的全模式仿真的各个姿态模式都达到了任务设计指标的要求,可重构综合电子系统的设计是正确和有效的,满足主动段 10 ms 的控制周期要求,能够很好地完成各项姿态控制任务,相机工作期间姿态指向精度小于 0.035° , 稳定度小于 $0.00068(^{\circ})/s$,有效保证了有效载荷的正常工作。

5 结论

传统航天器研制过程中,由于运载与卫星各自独立设计,造成运载与卫星上的设备重叠,资源浪费,不适应现代小卫星多、快、好省的发展目标。单独的传统运载计算机或是星载计算机都难以满足航天器的全过程控制需求。本文将可重构技术与现代航天器设计技术相结合,提出了上面级航

天器可重构综合电子系统设计,设计了可重构中心计算机,根据运载段与在轨段的不同运行需求构建相应的系统,满足了运载段强实时性,在轨段高可靠性控制的需求,实现全过程控制,有效地降低研制成本,充分利用资源,提高了入轨质

量。实验结果证明:所设计的上面级航天器可重构综合电子系统方案是可行的,满足全模式全过程控制;实现了运载段 10 ms,在轨段 250 ms 的变周期控制;姿态满足指向精度小于 0.05° ,稳定度小于 $0.001(^{\circ})/s$ 的设计指标要求。

参考文献:

- [1] 杨孟飞,郭树玲,孙增圻. 航天器控制应用的星载计算机技术[J]. 航天控制,2005,23(2):641-650.
YANG M F, GUO SH L, SUN Z Q. On-Board computer techniques for spacecraft control [J]. *Aerospace Control*, 2005,23(2):641-650. (in Chinese)
- [2] FORSBERG H, BJUREUS P, SODERQUIST I, *et al.*. Next generation COTS-commercial IP blocks in avionics[C]. *Digital Avionics Systems Conference*, 2004,2:8. A.1-81-12.
- [3] SHIBAYAMA N, AKAZAWA N, KOYAMA M, *et al.*. Space verification of on-board computer integrated with commercial IC[J]. *Mitsubishi Heavy Industry. Ltd. Technical Review*, 2005, 42(5):1-5.
- [4] RICHARD E, ALLEN V, BAUER T, *et al.*. Responsive, low-cost access to space with ELVIS an expendable launch vehicle with integrated spacecraft [C]. *Annual USU/AIAA Small Satellite Conference*, 2003.
- [5] 赵丹,徐国栋,刘源,等. 可重构技术的航天应用与星载计算机设计[J]. 哈尔滨工程大学学报,2010,30(5):486-490.
ZHAO D, XU G D, LIU Y, *et al.*. Application of reconfigurable computing technique in aerospace and design of OBC [J]. *Journal of Harbin Engineering University*, 2010,30(5):486-490. (in Chinese)
- [6] MONTENEQRO S, ROSER H P, HUBER F. BOSS: software and FPGA middleware for the "flying laptop" micro satellite [C]. *Proceedings of DASIA*, 2005, 401-405.
- [7] 孙兆伟,刘源,徐国栋,等. 小卫星/小运载可重构多核计算机设计[J]. 航空学报,2010,31(4):770-777.
SUN ZH W, LIU Y, XU G D, *et al.*. Multi-Processor reconfigurable on-board-computer for small satellite and small launch vehicle [J]. *Acta Aeronautica et Astronautica Sinica*, 2010,31(4):770-777. (in Chinese)
- [8] 任小西. 基于可重构计算的高可靠性星载计算机系统结构研究[D]. 长沙:湖南大学,2007.
REN X X. *Researches on architecture of highly reliable on-board computing system based on reconfigurable computing*[D]. Changsha: Hunan University, 2007. (in Chinese)
- [9] 张刘,孙志远,金光. 星载 TDICCD 动态成像全物理仿真系统设计[J]. 光学精密工程,2011,19(3):641-650.
ZHANG L, SUN ZH Y, JIN G. Design of physical simulation system for TDICCD dynamic imaging [J]. *Opt. Precision Eng.*, 2011,19(3):641-650. (in Chinese)
- [10] 刘刚,潘明健. 基于 FPGA 的磁悬浮飞轮用自修复磁轴承控制器的设计[J]. 光学精密工程,2009,17(11):2762-2770.
LIU G, PAN M J. Design of FPGA-based self-repairing AMB controller for MSFW [J]. *Opt. Precision Eng.*, 2009,17(11):2762-2770. (in Chinese)
- [11] 郑耿峰,张柯,韩双丽,等. 空间 TDICCD 相机动态成像地面检测系统的设计[J]. 光学精密工程,2010,18(3):623-629.
ZHENG G F, ZHANG K, HAN SH L, *et al.*. Design of test system for motion images of space TDICCD cameras [J]. *Opt. Precision Eng.*, 2010,18(3):623-629. (in Chinese)

作者简介:



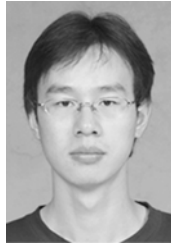
孙兆伟(1963—),男,黑龙江鸡西人,博士,教授,博士生导师,1988年、2002年于哈尔滨工业大学分别获得硕士学位、博士学位,现为哈尔滨工业大学卫星技术研究所所长,主要从事空间飞行器总体设计与系统仿真、小卫星总体设计方面的研究。E-mail: sunzhaowei@hit.edu.cn



徐国栋(1961—),男,黑龙江铁力人,教授,博士生导师,1982年、1985年于哈尔滨工业大学分别获得学士学位、硕士学位,现为哈尔滨工业大学卫星技术研究所副所长,主要从事小卫星载电子系统设计。E-mail: xgdong_61@163.com



邢雷(1978—),男,黑龙江齐齐哈尔人,博士研究生,助理研究员,2005年于东北大学获得硕士学位,主要从事小卫星测试技术和卫星自主运行控制的研究。E-mail: hitsatxl@163.com



叶东(1985—),男,安徽桐城人,博士研究生,2007年、2009年于哈尔滨工业大学分别获得学士学位、硕士学位,主要从事小卫星姿态控制等方面研究。E-mail: yedong1224@gmail.com

●下期预告

激光跟踪仪标定五轴数控加工中心主轴的方法

李锐钢,王孝坤,郑立功,张学军

(中国科学院 长春光学精密机械与物理研究所

中国科学院光学系统先进制造技术重点实验室,吉林 长春 130033)

为了实现五轴数控光学加工,在原有的三轴机械加工中心上进行了一系列技术改造,从而达到光学加工的硬件要求。本文简要介绍了从三轴系统到五轴系统的改造过程,主要提出了一种标定改造后主轴参数的方法,该方法运用高精度激光跟踪仪进行建系、采样取点、解算等过程,获得了主轴的杆长、摆角等参数的精确标定结果,进行了精度分析,最终角度量精度优于 $10.000''$,长度量精度优于 0.040 mm 。文中提出的方法对类似工作具有普遍适用性。