

文章编号 1004-924X(2013)11-2914-08

# 无人飞行器超低延时高速并行图像压缩系统

李其虎<sup>1,2\*</sup>, 文运丰<sup>1</sup>, 贾瑞才<sup>1</sup>, 肖 嵩<sup>2</sup>

(1. 中国电子科技集团公司 第五十四研究所, 河北 石家庄 050081;

2. 西安电子科技大学 综合业务网理论及关键技术国家重点实验室, 陕西 西安 710071)

**摘要:**针对无人飞行器测控系统对图像压缩技术在超低延时与高速编码方面的特殊需求,研究并设计了一种全硬件并行图像压缩系统,该系统采用基于小波分析理论联合零游程编码与指数哥伦布编码技术完成对信源数据的压缩。利用小波分析去除像素相关性,引入最优化方式,采用零游程编码结合指数哥伦布编码去除像素概率冗余。算法在现场可编程门阵列(FPGA)中设计了一种并行处理模式,使得图像采集、变换与各个小波子代系数编码近似同步进行。实验结果表明,该压缩系统在型号为 XILINX-VIRTEX-5-XC5VSX50T 器件中可以同时满足 4 路分辨率为 2 048 pixel×2 048 pixel×12 bit 高清图像压缩,单路数据吞吐量达 280 Mpixel/s;针对 1 024 pixel×768 pixel 格式图像编解码传输,延时低于 100 ms。

**关键词:**无人飞行器;图像压缩;信源编码;并行处理;小波分析;超低延时

**中图分类号:** TN919.8; V279 **文献标识码:** A **doi:** 10.3788/OPE.20132111.2914

## Rapid and parallel image compression system with ultra-low delay for unmanned aerial vehicles

LI Qi-hu<sup>1,2\*</sup>, WEN Yun-feng<sup>1</sup>, JIA Rui-cai<sup>1</sup>, XIAO Song<sup>2</sup>

(1. The 54th Research Institute of China Electronics Technology Group Corporation,  
Shijiazhuang 050081, China;

2. State Key Laboratory of Integrated Service Network, Xidian University, Xi'an 710071, China)

\* Corresponding author, E-mail: gucas07@126.com

**Abstract:** A hardware parallel image compression system was designed according to the special requirements of unmanned aerial vehicles (UAVs) for image compression in low delay and high speed coding. A compression algorithm based on the wavelet analysis theory combined with zero-run-length coding index Columbus was designed for source coding techniques. In the algorithm, the wavelet analysis was applied to remove the redundancy of pixels, and the optimal quantization was introduced to remove the redundancy of pixel probability by zero-run-length encoding and exponential Columbus. The proposed algorithm was realized in a Field Programming Gate Array (FPGA) by a designed mode of the parallel processing, which makes the image sample, transformation and the coding of the each wavelet offspring coefficient executed in synchronization. Experimental results show that this compression system can satisfy four pieces of high resolution images with a resolution of 2 048 pixel×2 048 pixel×12 bit, and the capacity of data throughput achieves 280 Mpixel/s. Moreover, image co-

收稿日期: 2013-04-18; 修订日期: 2013-06-05.

基金项目: 中国博士后科学基金资助项目(2013M541202)

dec propagation delay is less than 100 ms for the format of 1 024 pixel $\times$ 768 pixel.

**Key words:** unmanned aerial vehicle; image compression; source coding; parallel processing; wavelet analysis; ultra-low delay

## 1 引 言

在现代国防建设中,无人飞行器承担着大量侦察、跟踪、作战等形式多样的任务,而侦察图像一直是无人飞行器测控系统中最重要 的侦察数据。随着光学传感器技术、电子与通信技术以及空间技术的日益发展,无人飞行器上的载荷数量、载荷获取图像的分辨率以及获取图像的帧频等都不断增加,这给有限的传输信道带宽带来了沉重的压力。高速、高质量的图像压缩技术已成为解决这些问题的关键途径之一<sup>[1-3]</sup>。然而,现代军事战争对无人飞行器载荷获取的侦察图像压缩时延提出了更高的技术要求。由于无人飞行器需要快速及时地将编码后的数据传输至地面情报处理系统,以供地面决策者对无人飞行器进行实时准确的控制,进而实现无人飞行器的精确制导打击能力。在这个过程中,超低时延的图像压缩传输系统已成为任务成功的关键。目前,国内外许多大学和科研机构在高速图像压缩领域开展了较多研究,也取得了一定的科研成果<sup>[4-7]</sup>。硬件方面,哈尔滨工业大学 WU 等推出了专用图像压缩芯片<sup>[8]</sup>,西安电子科技大学图像所研制出了 CCD 立体图像压缩芯片<sup>[9]</sup>,上海交通大学图像所研制出了面向超高清视频图像压缩的专用压缩芯片,而国外 TI 等大型半导体公司则推出了专用图像压缩芯片等<sup>[10-12]</sup>。这些芯片都采用标准或改进的图像压缩算法完成编码,更多情况下,只注重编码速度,对编解码传输时延关注较少。此外,虽然国内外诸多学者在图像压缩算法理论上取得了不少成果<sup>[13-16]</sup>,但由于应用领域特殊,公开资料较少。因此,目前开展无人飞行器测控系统需求的低时延编解码传输技术的研究十分必要。

本文为了实现超低时延高速图像的压缩传输,在现场可编程门阵列(FPGA)中采用全并行方式设计了一种基于小波分析的超低延时高速图像压缩系统。由于小波变换具有比余弦变换更好的去除冗余效果,所提算法首先采用多级整数小波变换去除图像像素间的相关性冗余;其次,针对变换后的

不同子带系数采用不同的量化阶,有效地去除图像视觉冗余,接着并对最低频带 LL 子带进行预测编码,进一步去除像素间的相关性冗余;由于哥伦布编码和游程编码都不需要事先统计编码符号概率,易于硬件实现,故最后熵编码采用指数哥伦布编码联合游程编码去除图像像素间的概率冗余。硬件实现时采用高度流水化、模块化、规则化的方式完成。系统具有图像采集、压缩、传输同步进行的特点,当一帧图像采集完成后,编码也几乎同时完成。此外,由于算法采用全硬件实现,资源占有量少,使得本文所提出的图像压缩技术易于集成到其它系统中(如调制、射频系统),不需要使用专用图像压缩芯片和通用数字信号处理器。因此,满足无人飞行器测控系统高空密封环境下对低功耗技术的要求。

## 2 压缩系统传输延时特性分析

图像编解码传输系统时延主要分为以下几个部分,图像采集时延  $T_{cap}$ ,图像预处理时延  $T_{pre}$ ,编码时延  $T_{enc}$ ,发送缓冲时延  $T_{buf}$ ,数据传输时延  $T_{trans}$ ,以及解码时延  $T_{dec}$ 等,图 1 为编解码传输系统时延特性示意图。假设采用通用数字信号处理器对采集的图像数据进行实时(25 frame/s)编码,所产生的延时大小如下:

在帧频为 25 frame/s 的实时编解码情况下,一帧图像采集时间  $T_{cap}$  为  $1\ 000/25=40$  ms;图像采集完成后经过前期预处理(可以不进行预处理,但对编解码后的图像质量会产生影响,此处  $T_{pre}$  设为 0 ms);在实时压缩情况下,一帧图像的平均编码时延  $T_{enc}$  为 40 ms;在链路的传输速率与编码器的输出码流近似一致时,对延时影响比较大的部分是发送缓冲区,设置缓冲区是为了解决变码率码流的传输和存储问题。以 H. 264 标准为例,编码时各帧(I 帧、P 帧、B 帧)编码后的码率相差非常大,需要设定较大的发送缓冲区来缓存编码后的码流。缓冲区越大,越能够承受码流的波动,但相应地也会带来较大的延时,反之亦然。在编码过程中,I 帧的码流可能会充满整个缓冲区的  $4/n$ ,所以发送缓冲区延时一般为  $T_{buf}=4T_{enc}$ ,在

缓冲区被充满的极端情况下,可能会导致  $T_{buf} = nT_{enc}$  的延时。此处以  $T_{buf} = 4T_{enc}$  计算,即  $T_{buf}$  的值为 160 ms。链路恒定带宽,传输时间在 40 ms 以内;按照与编码传输相同的机制进行分析,解码、显示延时约为 280 ms。则整个编解码传输系统延时至少为 520 ms(不包括恒定带宽传输时延

$T_{trans}$ )。如此大的时延无法满足地面终端系统对无人飞行器的精确控制,不能真正实现“人在环路”等条件下的应用。

由压缩系统传输时延特性的分析可知,高度串行的编码机制和硬件编码速度低下是造成编码传输时延如此大的主要原因。

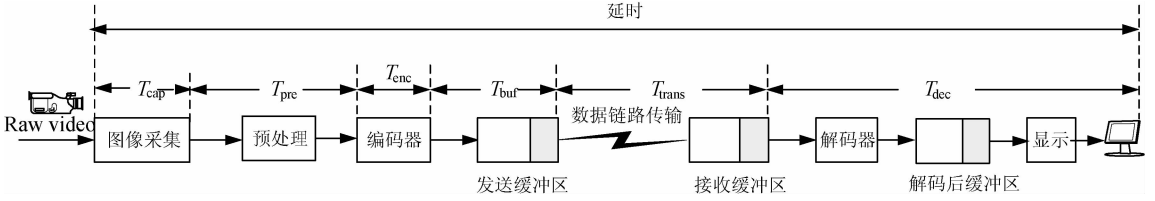


图 1 编解码传输系统时延分析示意图

Fig. 1 Schematic diagram of delay analysis for codec transmission system

### 3 算法并行实现方式

超低延时高速图像压缩技术对图像压缩算法的特性要求可概括为数据结构简单,易于硬件的读写,以及缓存访问;算法没有复杂的数据计算操作,易于硬件高速并行计算操作;编码算法的各个环节依赖性低,易于分割和合并;此外,算法的压缩性能要较好,即编码后的图像在解码后要能够清晰地还原原始图像。

#### 3.1 编码算法数学原理

本文采用的压缩算法属于典型的变换编码方式,由三部分构成:分别是变换、量化和熵编码。根据香农信息理论,变换是为了去除图像像素的相关性冗余,量化是为了去除视觉冗余,熵编码是为了去除图像像素中的概率冗余。在进行算法设计、选择时,充分考虑低延时图像压缩算法的 FPGA 实现特征,以图像像素为编码单元,首先,将图像进行多级二维整数 5/3 提升小波变换;之后,根据变换后图像的各个子带系数的不同权重系数,采用不同的量

化步长对各个子带系数进行量化。针对低频子带数据,引入了简单有效的预测算子以进一步去除其中的相关性冗余;将预测后的低频子带数据和其它高频子带数据,采用易于 FPGA 实现的自适应零游程编码联合  $k=0$  的指数哥伦布编码进行熵编码来去除像素间的概率冗余。图 2 为本文采用算法结构框图。

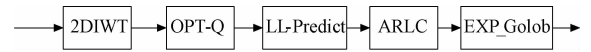


图 2 算法流程框图

Fig. 2 Flow chart of algorithm

二维 5/3 提升小波具有良好的去除图像像素相关性的特点。在对图像进行变换时,只需在行方向和列方向分别进行一次提升变换即可。5/3 小波正向小波变换过程的数学表达式如式(1)和式(2)所示,表达式中,  $X_{ext}$  是一维数字  $X$  的对称周期扩展信号,  $Y$  是信号  $X$  的提升结果。首先,利用  $X_{ext}$  信号对奇数项像素进行预测,在利用预测后的信息  $Y$  对偶数项像素进行更新。  $T_0$  是  $X$  信号第一个样本信息,  $T_1$  是  $X$  信号的最后一个样本信息。

$$Y(2n + 1) = X_{ext}(2n + 1) - \left[ \frac{X_{ext}(2n) + X_{ext}(2n + 2)}{2} \right] \quad T_0 - 1 \leq 2n + 1 < T_1 + 1, \quad (1)$$

$$Y(2n) = X_{ext}(2n) - \left[ \frac{Y(2n - 1) + Y(2n + 1) + 2}{4} \right] \quad T_0 \leq 2n < T_1, \quad (2)$$

按照上述方式在图像行、列方向分别进行一次提升,便得到图像的 4 个子带(HH 子带、HL 子带、LH 子带和 LL 子带),当进行下一级变换时只需对新生成的 LL 子带再进行一次行、列方向提升

即可。由于变换后不同子带中所含的信息对图像重建所占的权重不同,而不同大小的子带码率分配等效于对该子带量化器选择不同的步长。在此,引入子带变换增益因子  $G_b$ 。变换增益是衡量每个子

带对重建图像质量失真的影响度,其计算值为任意子带逆变换综合滤波器系数的平方范数。则每个子带的量化阶  $\Delta_b$  表示为:

$$\Delta_b \approx \sqrt{\frac{G_0}{G_b}} \Delta_0. \quad (3)$$

其中: $\Delta_0$  为图像最低频子带的 LL 量化步长,考虑 5/3 提升小波变换为正交小波变换,则有  $G_b \approx 2^{2b}$ , 结合式(3)可以得到小波变换后图像的各级子带量化阶步长,如表 1 所示。

针对 LL 子带图像像素仍有很强相关性的特点,

算法对预测出的值  $\hat{N}_{i,j}$  与真实值  $N_{i,j}$  相减,取差值,对残差值再进行熵编码。式(4)为低频子带预测公式, $N_{i,j}$  表示图像像素真实值, $i,j$  表示当前

$$\hat{N}_{i,j} = \begin{cases} \min(N_{i-1,j}, N_{i,j-1}) & N_{i,j} \geq \max(N_{i-1,j}, N_{i,j-1}) \\ \max(N_{i-1,j}, N_{i,j-1}) & N_{i,j} \leq \min(N_{i-1,j}, N_{i,j-1}) \\ N_{i-1,j} + N_{i,j-1} - N_{i-1,j-1} & \text{other} \end{cases} \quad (4)$$

对 LL 子带预测后的像素值,以及变换后的其它各子带系数,本文在熵编码阶段,先进行自适应零游程编码,之后,再对零游程编码后的结果采用  $k=0$  的指数哥伦布编码。自适应零游程编码时,只有一个零游程,具体方法概括为,当对样本进行编码时,如果连续出现 2 个或 2 个以上的零,则在后面标记出当前零的个数,如果没有 2 个以上的零出现,则不进行编码,举例说明:

待编码样本: ...3 4 5 0 14 0 0 0 0 0 0 0 0 0 0 10 45 0 0 0 1 0 0 32 0 0 0 0 0 0 0 0 0 0 ...;

编码后结果: ...3 4 5 0 14 0 0 8 10 45 0 0 1 1 0 0 0 32 0 0 8...;

指数哥伦布编码由两部分构成,分别为组编号与组内符号。组编码采用一元码,组内符号为定长码结构。式(5)为其码字结构,其中, $q$  表示组符号, $r$  表示组内符号, $n$  表示定长编码, $m$  为组内符号数。本文算法在  $k=0$  时,样本  $n$  的指数哥伦布码最终码字 code,由式(6)直接得到。其中, $bin_m(n)$  表示  $n$  的  $m$  位二进制形式。 $n$  表示待编码字, $2L-1$  表示最终的哥伦布编码码字长度。

$$n = qm + r = \left[ \frac{n}{m} \right] m + r, \quad (5)$$

$$code = bin_{2L-1}(n + 1). \quad (6)$$

由于采用哥伦布码编码时只能对非负数进行编码,所以在编码前预先对所有编码像素进行非负

像素坐标位置。值得注意的是,最低频子带对第一行或是对每一行第一个像素进行编码时,根据预测公式可知,由于缺少相对应的像素值,所以对于 LL 子带,在其第一行上侧与第一列左侧分别增加一行与一列数据,且这些数据值都为零。

表 1 图像各级子带量化阶步长选择

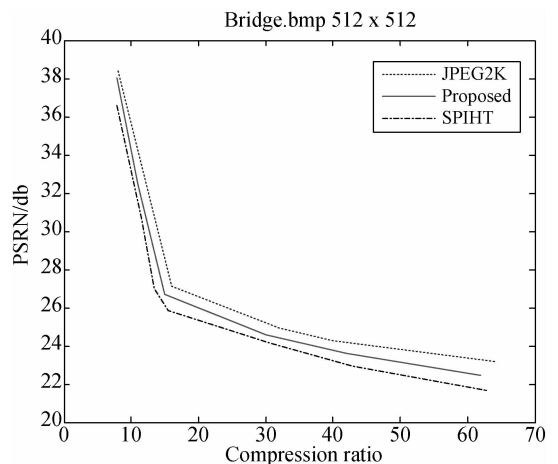
Tab. 1 Quantization steps for different subbands of image

	HH	HL	LH	LL
1 级	16 $\Delta$	8 $\Delta$	8 $\Delta$	——
2 级	8 $\Delta$	4 $\Delta$	4 $\Delta$	——
3 级	4 $\Delta$	2 $\Delta$	2 $\Delta$	——
4 级	——	$\Delta$	$\Delta$	$\Delta$

映射,映射规则如式(7)所示:

$$n = \begin{cases} 2 \times c & c \geq 0 \\ -2 \times c - 1 & c < 0 \end{cases}. \quad (7)$$

为检验上述算法的编码性能,分别采用本文算法、JPEG2000 标准以及 SPIHT 3 种算法进行仿真测试比较,图 3 为 3 种算法的 PSNR 测试曲线。从图 3 可以看出,相比于 SPIHT 算法,本文算法明显优于其编码性能;相对于 JPEG2000 标准,本文算法由于重点关注硬件的低延时高速实现,在图像编码质量上略低于 JPEG2000 标准,但本文算法较好地平衡了算法复杂度与图像压缩质量之间的矛盾,满足了系统对图像压缩质量的要求。



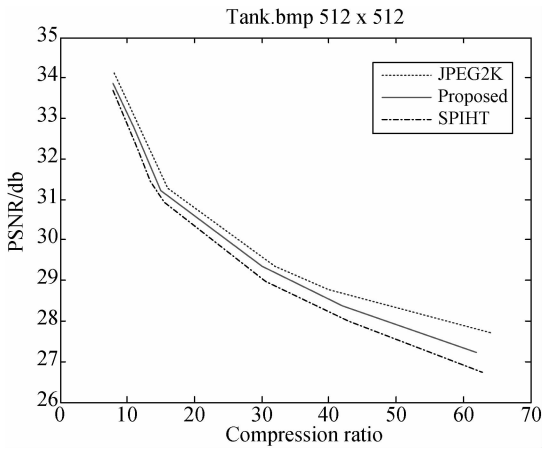


图 3 图像压缩质量的比较

Fig. 3 Comparison of image compression quality

### 3.2 算法硬件并行实现结构

算法采用模块化实现结构,针对算法的各个环  
节单独设计模块单元。首先,对采集到的图像数据  
必须先进行具有一行图像数据量大小存储能力的  
缓存操作,以消除图像采集对编码单元的干扰,提  
高压缩系统的可靠性与数据吞吐量。从编码算法

的数学原理可知,要采用硬件并行实现图像压缩,  
第一步操作(图像的二维小波变换)必须是高度的  
并行化操作,如果小波变换不需要先进行完整的行  
提升,再进行完整的列提升就可实现多级变换,则  
整个算法的并行化操作将变得简单。针对这一需  
求,文献[17]在仔细分析式(1)和式(2),以及变换  
时数据空间的位置组合关系基础上,得出在进行二  
维提升操作时,每个像素的操作仅和其周围 4 个垂  
直、水平相关的像素有关,提出并实现了一种在进  
行任何一级提升变换时,仅需要缓存 3 行数据即可  
进行提升的操作,提升结果相对于输入数据延时不  
到 30 个时钟周期。图 4 为一级二维 5/3 提升变换  
示意图。

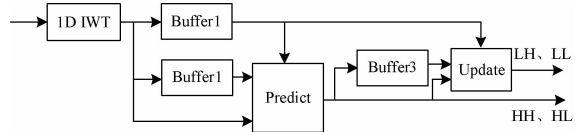


图 4 一级 2D 5/3 提升变换示意图

Fig. 4 Sketch map of 1 level 2D 5/3 lifting transform

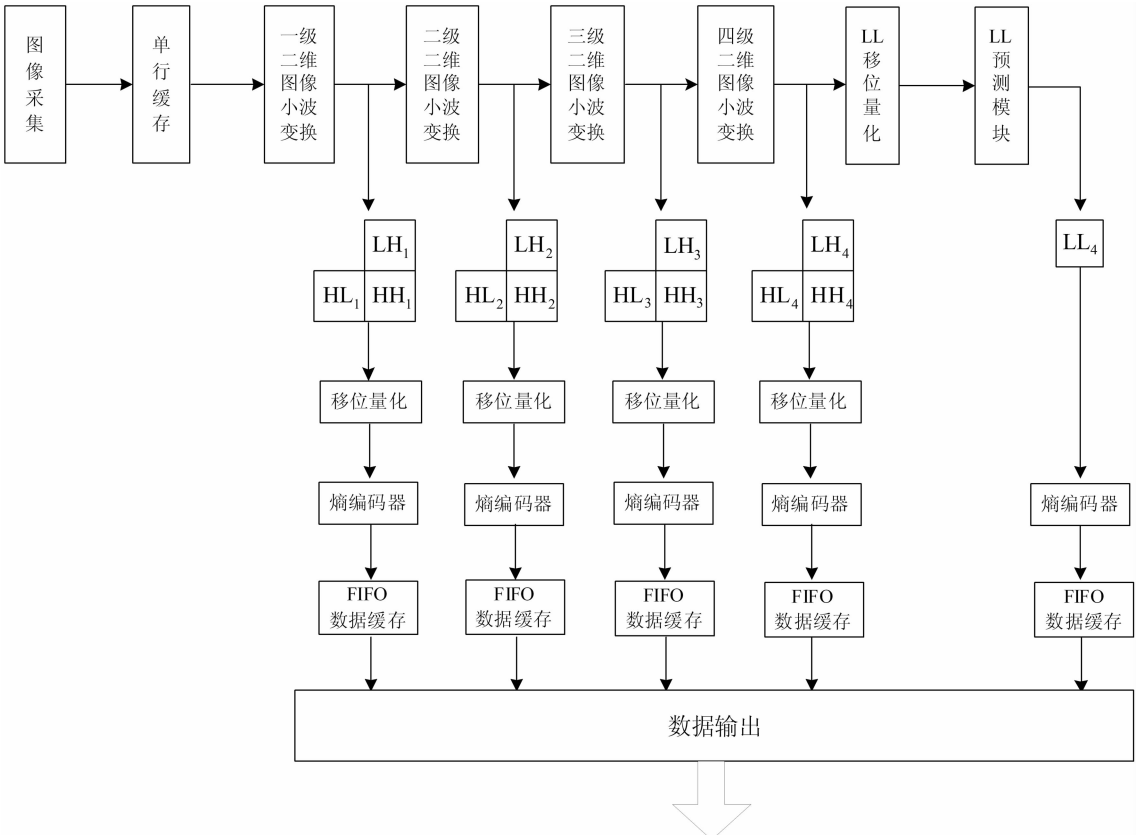


图 5 压缩系统的硬件并行编码结构图

Fig. 5 Structure for hardware parallel coding to compression system

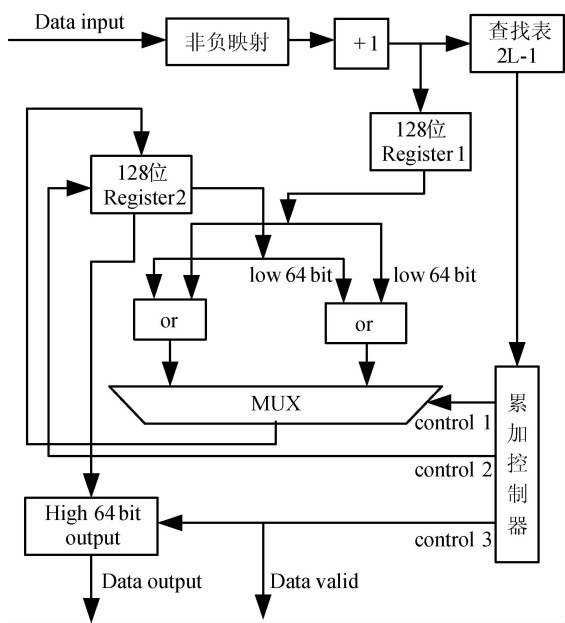


图 6 指数哥伦布硬件编码结构图

Fig. 6 Structure diagram of hardware encoding for index Columbus

图 5 为压缩系统的硬件并行编码结构图,当图像用于提升小波变换的各个子带数据并行化输出后,根据子带数据类型的不同,采用不同的量化阶。由于每个子带量化阶为 2 的整数次幂,故对输出数据仅采用移位操作即可。由算法原理可知,熵编码器首先采用的是零游程编码,零游程编码器由零计数器 and 零判决器构成,结构简单。零游程编码器输出结果再采用  $k=0$  的指数哥伦布编码器编码,指数哥伦布编码器按照式(6)实现,图 6 为指数哥伦布硬件编码结构图。首先,对输入样本  $c$  进行非负映射为  $n$ ,通过查找表找出  $n+1$  对应的二进制数据最高位 1(即有 1)长度  $2L-1$ ,加 1 后的样本暂存在 Register1 中,累加控制器通过查找表得知现有已编码码长,并通过 control2 查看 Register2 寄存器中的码流长度,如果 Register2 中的比特长度小于 64,则通过或操作合并 Register1 和 Register2 中的比特流;如果 Register2 中的比特长度超过了 64,则取出 Register1 和 Register2 中的低 64 位,相“或”之后,放入 Register2 的高 64 位,将低 64 位补零,同时,使能并输出 Register2 中的高 64 位比特流,Data output 为压缩后最终码流。

从上述算法压缩硬件并行实现结构中可以看出,整个编码系统在采集数行数据后即开始压缩,

编码系统各个单元相互独立,没有任何反馈操作运算

#### 4 系统测试分析

根据上述图像压缩算法原理及其硬件实现架构,完成了整个编码系统的设计与实现。编码系统包括图像采集单元,多级小波变换引擎以及熵编码器引擎等。系统硬件编码单元在 XILINX-VIRTEX-5-XC5VSX50T-2 中完成,在编码单元设计为 1 路最高支持图像分辨率为  $2\ 048\ \text{pixel} \times 2\ 048\ \text{pixel} \times 12\ \text{bit}$  情况下,FPGA 编码综合数据吞吐量高达  $280\ \text{Mpixel/s}$ ,编码速度远高于目前市场上专用图像压缩芯片的编码速度,硬件资源消耗量最高为 Block RAM 的资源占有量,其占整个芯片资源的 22%,Slice Registers 资源消耗量占全部资源的 20%,Slice LUTs 占有量为 14%。通过主要的资源占有量可以得出,在该款型号的 FPGA 中至少可以同时完成 4 路  $2\ 048\ \text{pixel} \times 2\ 048\ \text{pixel} \times 12\ \text{bit}$  的高清视频编码。此外,本文硬件设计在充分分析算法压缩数据流特性基础上,采用没有地址线的全 FIFO 缓存数据流,并对最长路径进行切割,最大限度地提升了 FPGA 的数据吞吐量,使得该硬件编码器的图像压缩速度远高于目前市场上专用图像压缩芯片的编码速度。

为进一步检测本文所设计的硬件编码系统的编解码传输系统的时延大小,通过搭建相应的测试平台完成了系统测试。其中,测试相机图像分辨率为  $1024\ \text{pixel} \times 768\ \text{pixel}$ ,图像帧频为  $25\ \text{frame/s}$ ,数据链路带宽为  $8\ \text{Mbps}$ ,解码形式为软解码,解码 PC 机配置为 Interl(R),Xeon(R),CPU 主频为  $2.39\ \text{GHz}$ ,内存  $8\ \text{GB}$ ,DELL 工作站机器。通过在编码端加入突发脉冲,在解码端利用示波器检测脉冲出现的时间差,进而计算出编解码传输时延。测试结果表明,本文所设计的图像压缩传输系统延时远低于  $100\ \text{ms}$ ,满足无人飞行器测控系统对超低延时高速图像压缩技术的需求。

该编码器结构之所以能够做到如此低的时延,主要原因是编码器压缩后码速率与信道传输速率较为匹配,压缩后码速率较为均匀,而专用图像压缩芯片在进行编码时,压缩后的码速率相对于信道传输速率是一种突发方式,这使得信道在进行传输数据时需要花费很长的时间传输专用图像压缩芯

片突发产生的大容量数据,在没有码流产生时,信道则需要传输更多无效数据,这不仅产生了很大的编解码图像延迟,而且浪费了信道带宽,造成严重的资源浪费,本文所设计的低延时并行图像压缩系统则非常好地解决了这一问题。

## 5 结 论

本文针对无人飞行器测控系统对图像压缩技术在超低延时与高速编码方面的特殊需求,研究并设计了一种基于小波分析的全硬件并行图像压缩系统。相对于目前国内外市场上推出的专用图像

压缩芯片而言,该压缩系统的最大特点是编解码传输延时低,编码速度快。此外,由于本文的图像编码系统采用全硬件并行实现,资源占有量较少,易于将该压缩单元集成到其它硬件运算单元中,不需要再使用其它专用图像压缩芯片或通用数字信号处理器,满足了无人飞行器测控系统在高空密封环境下对微系统、低功耗技术的需求。本文中的图像压缩系统目前也存在一些不足,主要是图像压缩比相对于一些视频压缩算法如 H. 264 标准还不够大。下一步工作的重点是在现有基础上,加入帧间预测编码技术以进一步提高图像压缩比。

## 参考文献:

- [1] LIU Y, NGAN K N. Weighted adaptive lifting-based wavelet transform for image coding [J]. *IEEE Transactions on Image Processing*, 2008, 17(4): 500-511.
- [2] VIKRAM K N, VASUDEVAN V, SRINIVASAN S. Rate-distortion estimation for fast JPEG 2000 compression at low bit-rates [J]. *Electronics Letters*, 2005, 41(1):16-18.
- [3] WANG D M, ZHANG L, VINCENT A, et al.. Curved wavelet transform for image coding [J]. *IEEE Transactions on Image Processing*, 2006, 15(8): 2413-2421.
- [4] 王建军, 刘波. 适合于硬件实现的无损图像压缩 [J]. *光学精密工程*, 2011, 19(4): 922-928.  
WANG J J, LIU B. Hardware implementation of lossless image compression [J]. *Opt. Precision Eng.*, 2011, 19(4):922-928. (in Chinese)
- [5] YANG L, ZHENG GUO G. Li. A novel rate control scheme for low delay video communication of H. 264/AVC standard [J]. *IEEE Transactions on Circuits and systems for Video Technology*, 2006, 17(1):68-78.
- [6] 徐勇, 徐智勇, 张启衡, 等. 适于硬件实现的低复杂度图像压缩 [J]. *光学精密工程*, 2009, 17(9): 2262-2267.  
XU Y, XU ZH Y, ZHANG QI H, et al.. Low complexity image compression scheme for hardware implementation [J]. *Opt. Precision Eng.*, 2009, 17(9): 2262-2267. (in Chinese)
- [7] CHUANG J C, HU Y C. An adaptive image authentication scheme for vector quantization compressed image [J]. *Journal of Visual Communication and Image Representation*, 2011, 22(5): 440-449.
- [8] DI W, WEN G, HU M Z, et al.. An Exp-Golomb encoder and decoder architecture for JVT/AVS [J]. *5th International Conference on ASIC*, 2003, 2: 21-24.
- [9] 雷杰, 孔繁锴, 吴成柯, 等. 适合硬件实现的 JPEG2000 码率控制算法及其 VLSI 结构设计 [J]. *西安电子科技大学学报*, 2008, 35(4): 645-648.  
LEI J, KONG F Q, WU CH K, et al.. Hardware-oriented rate control algorithm for JPEG2000 and its VLSI architecture design [J]. *Journal of XiDian University*, 2008, 35(4): 645-648. (in Chinese)
- [10] XU J Z, WU F, LIANG J, et al.. Directional lapped transforms for image coding [J]. *IEEE Transactions on Image Processing*, 2010, 19(1): 85-97.
- [11] BAO X N, ZHOU D J, LIU P L, et al.. An advanced hierarchical motion estimation scheme with lossless frame recompression and early-level termination for beyond high-definition video coding [J]. *IEEE Transactions on Multimedia*, 2012, 14(2): 237-249.
- [12] 吕明洲, 陈耀武. 基于异构多核处理器的 H. 264 并行编码算法 [J]. *计算机工程*, 2012, 38(16): 35-39.  
LV M Z, CHENG Y W. H. 264 parallel coding algorithm based on heterogeneous multi-core processor [J]. *Computer Engineering*, 2012, 38(16): 35-39. (in Chinese)

- [13] 李其虎,任国强,吴钦章,等.一种率失真最优的 JPEG2000 码率自适应控制算法[J]. 测绘学报, 2011,40(2): 204-209.  
LI Q H, REN G Q, WU Q ZH, *et al.*. An adaptive rate control algorithm for JPEG2000 based on optimal rate-distortion [J]. *Acta Geodaetica et Cartographica Sinica*, 2011,40(2):204-209. (in Chinese)
- [14] AGUZZI M, ALBANESI M G, MARTELLI M. A new algorithm for the embedding of a prediction mechanism into the JPEG2000 coding chain[J]. *Pattern Recognition*, 2006,39(8): 1492-1508.
- [15] LI L, GUO M, WANG Z S. Adaptive rate control for motion JPEG2000 [J]. *IET Image Processing*, 2009, 3(2): 75-87.
- [16] DING W P, WU F, WU X L, *et al.*. Adaptive directional lifting-based wavelet transform for image coding [J]. *IEEE Transactions on Image Processing*, 2007, 16(2): 416-427.
- [17] 李其虎,任国强,吴钦章,等.高速多级二维 IWT 的 IP 核设计与实现[J]. 半导体光电, 2011, 32(4): 564-567.  
LI Q H, REN G Q, WU Q ZH, *et al.*. IP core design and implementation for rapid multi-level 2D integer wavelet transform [J]. *Semiconductor Optoelectronics*, 2011, 32(4): 564-567. (in Chinese)

#### 作者简介:



**李其虎**(1983—),男,安徽和县人,博士,2012 于中国科学院光电技术研究所获得工学博士学位,现为中国电子科技集团第五十四研究所与西安电子科技大学联合招收博士后,主要从事飞行器测控系统中视频图像压缩与可靠性传输技术研究。E-mail: gucas07@126.com



**贾瑞才**(1986—),男,山东临沂人,博士,2012 于哈尔滨工程大学获得工学博士学位,现为中国电子科技集团第五十四研究所与北京理工大学联合招收博士后,主要从事组合导航技术等方面的研究。E-mail: jiaruicai@hrbeu.edu.cn



**文运丰**(1966—),男,河北石家庄人,研究员,国务院特殊津贴专家,中国电子科技集团第五十四研究所副总工程师,主要从事无人飞行器测控与信息传输技术研究与设备研制等。E-mail: wenyunfeng-yk@126.com



**肖 嵩**(1977—),女,陕西西安人,博士,教授,博士生导师,主要从事图像压缩编码、联合信源信道编码等方面研究。E-mail: gxiasong@mail.xidian.edu.cn

(版权所有 未经许可 不得转载)