

文章编号 1004-924X(2021)02-0267-11

BCD 工艺下光电集成的单光子雪崩光电二极管及前端电路的研制

史晓凤¹, 庞雪¹, 朱丽君², 张新宇¹, 张媛¹, 韩波¹,
李佩君¹, 郭博¹, 程翔^{2*}

(1. 阜阳师范大学 计算机与信息工程院, 安徽 阜阳 236037;
2. 厦门大学 航空航天学院, 福建 厦门 361102)

摘要:提出一种基于 BCD 工艺用于检测微弱光信号的单光子雪崩光电二极管 (SPAD) 及前端淬灭-复位电路 (QRC)。为减小边缘击穿的风险, 提高响应度, 设计了一种圆形 P+/Nwell/Deep Nwell 结构 SPAD, Deep Nwell 和衬底之间形成的 pn 结, 能够有效减少 p 衬底流向雪崩区的暗电流, 降低暗计数率, 也保证了较小的纵向渡越时间, 提高了响应速度。同时设计了 P 阱保护环, 增大了器件的击穿电压。采用 silvaco 对器件进行二维仿真, 与传统的 P+/Nwell 结构以及 P+/Nwell/BNwell 结构进行了比较, 验证了设计结构在击穿电压、响应度方面的优越性。为实现光电探测器与集成电路的协同设计, 改进了 APD 光电器件的等效电路模型并在此基础上设计了主动淬灭复位电路, 死时间约为 2.6 ns, 能够达到快速探测的目的。测试结果表明, P+/Nwell/DNwell 结构的雪崩击穿电压为 15.8 V, 在过电压为 0.2 V 时, 650 nm 光照射下, 响应度约为 0.80 A/W, 暗计数率为 20 kHz。

关键词:单光子雪崩光电二极管; 光电集成; BCD 工艺; 响应度; 飞行时间传感器

中图分类号: TN451; TP212.1 **文献标识码:** A **doi:** 10.37188/OPE.20212902.0267

Development of photoelectric integrated single photon avalanche photodiode and front-end circuit based on BCD technology

SHI Xiao-feng¹, PANG Xue¹, ZHU Li-jun², ZHANG Xin-yu¹, ZHANG Yuan¹, HAN Bo¹,
LI Pei-jun¹, GUO Bo¹, CHENG Xiang^{2*}

(1. School of Computer and Information Engineering, Fuyang Normal University,
Fuyang 236037, China;

2. School of Aerospace Engineering, Xiamen University, Xiamen 361102, China)

* Corresponding author, E-mail: chengflying@xmu.edu.cn

Abstract: A type of single-photon avalanche photodiode (SPAD) and front-end quench reset circuit (QRC), based on bipolar-CMOS-DMOS (BCD) technology, for detecting weak optical signals was pro-

收稿日期: 2020-08-13; **修订日期:** 2020-10-10.

基金项目: 安徽省自然科学基金资助项目 (No. 1608085QF159, No. 1808085QF209, No. 2008085MF215); 安徽省高校自然科学研究重点项目 (No. KJ2017A333, No. KJ2020A0536); 中央高校基本科研业务费专项资金资助 (Nos. 207201700516, 20720160016); 阜阳师范大学自然科学重点项目 (No. 2018FSKJ01ZD, No. 2020FSKJ05ZD); 阜阳师范大学一般项目 (No. 2019FSKJ09); 阜阳市横向项目 (No. XD-HX2016005); 无锡商业化基金 (No. CBE01G1748)

posed in this study. To reduce the risk of edge breakdown and to improve the responsivity, a circular SPAD with a P+/Nwell/deep-Nwell (DNwell) structure was designed. The pn junction formed between the DNwell and substrate could effectively reduce the dark current flowing from the P substrate to the avalanche region. It could also reduce the dark count rate, ensure a small longitudinal transit time, and improve the response speed. Simultaneously, a Pwell protection ring was designed to increase the breakdown voltage of the device. A two-dimensional simulation of the device was conducted using SILVACO, and the proposed structure was then compared with the traditional P+/Nwell and P+/Nwell/DNwell structures. The advantages of the design structure in terms of breakdown voltage and responsivity were verified. To realize a cooperative design of photodetectors and integrated circuits, the equivalent circuit model of avalanche photodiode optoelectronic devices was improved. Accordingly, an active quenching reset circuit was designed. The dead time is determined to be approximately 2.6 ns, which can achieve the purpose of rapid detection. Results show that the avalanche breakdown voltage of the P+/Nwell/DNwell structure is 15.8 V. When the excess bias voltage is 0.2 V, the responsivity is approximately 0.80 A/W, and the dark count rate is 20 kHz.

Key words: single photon avalanche photodiode; optoelectronic integration; BCD technology; responsivity; time-of-flight sensor

1 引 言

随着工业仪器的智能化及人脸识别等技术的兴起,二维图像由于缺失深度信息存在无法甄别合成图像手段的风险。三维(Three-Dimensional, 3D)信息能更加客观全面的重构实物,获得许多人眼所不能直接获取的量化参数,有效弥补二维图像的缺点,因此成为视觉传感的研究热点。主流的3D传感技术有双目视觉、结构光技术和时间飞行法(Time Of Flight, TOF)技术^[1]。TOF技术通过计算传感器收发红外光的时间差来测量距离,具有响应速度快、深度精确度高(可达微米级)、功耗低,不需要复杂软件支撑等特点,因此得到了广泛的应用。TOF主要由盖革模式-单光子雪崩光电二极管(Gage Mode-Single Photon Avalanche Photodiode, GM-SAPD)探测阵列、淬灭复位电路以及时间数字转换器组成^[2-3]。其中,淬灭复位电路用来控制雪崩脉冲,以方便光子计数。TOF对探测器阵列性能和电路的精确度的要求较高。随着CMOS工艺的不断进步,硅基SPAD器件的性能逐渐提高,高性能SPAD器件可以显著提高TOF系统的性能指标,因此其设计具有重要意义^[4-6]。

GM-SPAD是基于雪崩效应的单光子探测器,主要用于探测微弱光信号。为了实现器件的

高度集成化,探测单元面积应尽可能的小,并且结合淬灭电路可实现大规模阵列集成,用于量子通信、生物医学检测、荧光测温等领域。经过几十年的研究,GM-SPAD经历了从台式到平面的演变^[7]。近年来,很多基于标准工艺的GM-SPAD研究都提到了保护环的重要性,这是因为在深亚微米制造工艺中注入和扩散步骤难以避免在边缘区域形成弯曲的PN结,有研究表明弯曲结角处的电场比平面结电场高得多,所以容易导致边缘提前击穿,影响探测器的性能^[8]。研究表明,通过设计保护环能够有效防止边缘提前击穿,比如低掺杂阱保护环结构,中心浅层P+的边缘注入轻掺杂的Pwell,具有消除突变的边缘掺杂曲线和角效应的作用,降低了电场强度,从而避免边缘提前击穿^[9]。保护环的结构会显著影响器件的暗计数率(Dark Count Rate, DCR)^[10-12]。理查森等人采用130 nm CMOS工艺实现了一种虚拟深阱保护环SP-AD结构。与常规Pwell保护环相比,虚拟深阱保护环显著降低了SPAD的DCR^[13]。

BCD是一种有多层金属,N埋层和P外延层的双极型CMOS混合信号工艺。众所周知,P外延层与P衬底相比晶格缺陷和点缺陷少很多,金属杂质的浓度更低,在半导体器件制造中更为理想。本次设计的探测器主要针对600~900 nm波

段的光子,由文献[14]可知 $1\ \mu\text{m}$ 深的耗尽层处 $650\ \text{nm}$ 光的吸收率能达到30%左右,对于更长波长的光则需要更深的耗尽层。同传统CMOS工艺相比,BCD工艺的PN结深更深,可以提供 $30\ \text{V}$ 的高压,更符合本次设计的需求。

本文基于BCD工艺设计了一种用于检测微弱光信号的SPAD及前端淬灭-复位电路(QAC),该圆形P+/Nwell/Deep Nwell结构SPAD与传统的P+/Nwell结构以及P+/Nwell/BNwell结构相比,在击穿电压和响应度等关键指标上具有显著优势。

2 SPAD 结构设计及优化

2.1 结构设计

图1为传统CMOS工艺中的P+/Nwell结构SPAD,记作PD1。该结构以P-epi为衬底,P+为中心有源区,P+附近的轻掺杂Pwell形成保护环,防止发生边缘提前击穿,P+与Nwell接触的地方为倍增区,从P+引出阳极金属接触,N+引出阴极金属接触。为了提高光谱响应,降低DRC,本文在结构P+/Nwell结构的基础上添加了DNwell,如图2所示,记作PD2。由于DNwell的浓度梯度呈逆向分布,即靠近表面的浓度更低,使形成的PN结能承受更高的电压,不易被击穿。同时,利用DNwell将器件与衬底有效隔离开,能减少噪声和闩锁效应。为与P+/Pwell/DNwell结构做比较,设计了P+/Pwell/Buried-Nwell结构,记作PD3,如图3所示。同样以P-epi为衬底,P+为中心有源区,利用Pwell增大了与Buried-Nwell的接触面积,同时避免了普通P/N阱高掺杂雪崩结引起的带带隧穿,有效降低DCR,两端的Pwell和Buried Nwell构成双重保护环,使电场分布更加均匀,能够有效阻止边缘提前击穿。

2.2 电场分布

基于Silvaco对3种结构的探测器进行仿真设计。结合工艺设计规则,为了尽可能地减小探测器的整体面积同时增加探测器的填充系数,采用 $28\ \mu\text{m}$ 长的衬底,以光敏直径为 $10\ \mu\text{m}$ 进行仿真。图4为PD1无P阱保护环的电场分布,电场

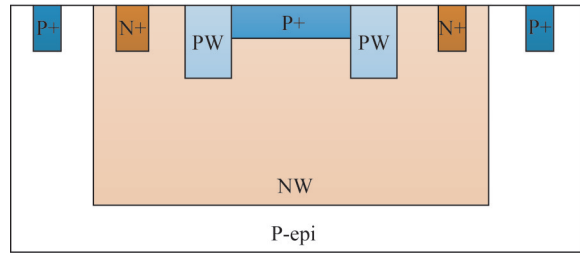


图1 P+/Nwell结构(PD1)

Fig. 1 P+/Nwell structure (PD1)

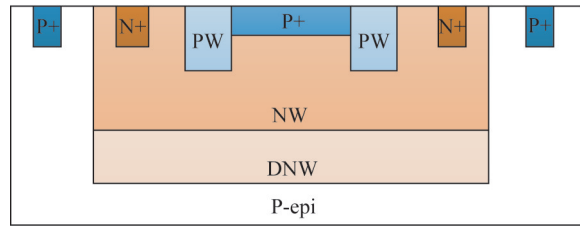


图2 P+/Nwell/Deep-Nwell结构(PD2)

Fig. 2 P+/Nwell/Deep-Nwell structure (PD2)

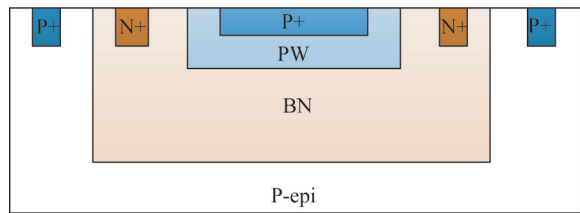


图3 P+/Pwell/Buried-Nwell结构(PD3)

Fig. 3 P+/Nwell/Buried-Nwell structure (PD3)

集中在P+注入区,且电场较强,从局部放大图可以清晰地看到拐角处电场高达 $6.6 \times 10^5\ \text{V/cm}$,在此高电场条件下容易发生角效应,引起边缘提前击穿。图5为PD1有保护环的电场分布,可看到电场主要分布在两个P阱和P+注入区的外缘线,P+注入区中间电场较高,两端边缘处电场较低,拐角处电场约为 $4.0 \times 10^5\ \text{V/cm}$,能防止提前击穿。从有无保护环两种结构的电场仿真可知,添加保护环结构能有效预防角效应引起的边缘提前击穿。

PD2的电场分布如图6所示。电场集中在P+区,两边的P阱上也承担了部分电压,从图6的局部放大图可以看出P+区两端边缘处电场明显降低,减少了边缘击穿的风险。

PD3结构的电场分布如图7所示。电场集中在Pwell上形成环状,电场分布均匀,拐角处电场约为 $4.4 \times 10^5\ \text{V/cm}$ 。由局部放大图可知,拐角

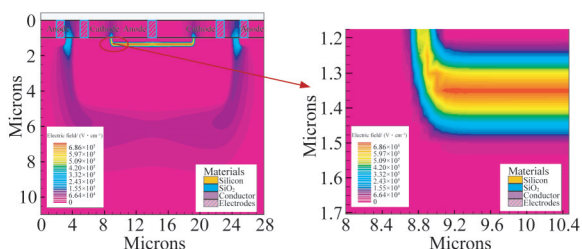


图 4 PD1 无保护环时的电场分布

Fig. 4 Electric field distribution of PD1 without protection ring

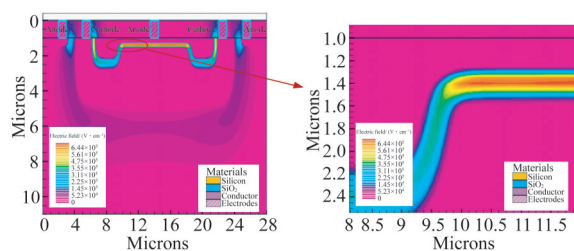


图 5 PD1 有保护环时的电场分布

Fig. 5 Electric field distribution of PD1 with protection ring

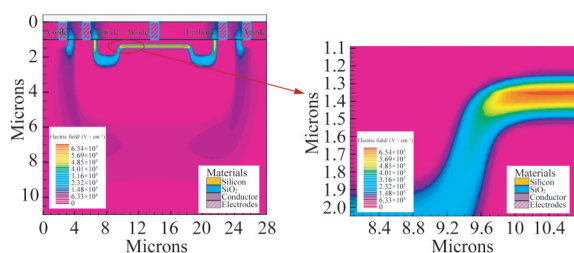


图 6 PD2 的电场分布

Fig. 6 Electric field distribution of PD2

处电场明显比其他区域电场小,证明此结构可以预防角效应导致的边缘提前击穿。

从 3 种探测器的电场分布上看,他们均能有效地防止角效应带来的边缘提前击穿,前两种结构在 P 阱与 P+ 注入连接处附近的电场变化更为

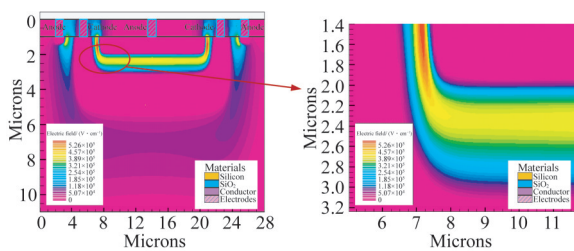


图 7 PD3 的电场分布

Fig. 7 Electric field distribution of PD3

明显,PD3 的电场分布更均匀,数值也更高。

2.3 I-V 特性

反向电压增加到一定值,使 PN 结的电流急剧增加的现象被称为击穿现象,此时对应的电压为击穿电压。PD1 的 I-V 曲线如图 8 中 model ex720-3. log 所示,反偏电压较小时,电流约为 1.0×10^{-12} A,且随着反偏电压的增大变化不大,电压增至 10.2 V 时电流陡增至 1.0×10^{-2} A,随后的电流增长趋于饱和。GM-APD 的特性曲线表明,当电压小于 10.2 V 时,探测器工作在反偏线性区,击穿电压为 10.2 V,电压大于 10.2 V 时处于盖革状态。PD2 的击穿特性曲线如图 8 中 model dn720-3. log 所示,电流在反偏电压为 10.5 V 处陡增至 1.0×10^{-2} A,击穿电压相比前一种结构增加了 0.3 V,所以此种结构能承受更高的电压。

PD3 的击穿特性如图 8 中 model bn720-3. log 所示,击穿点约为 21.6 V,比前两种结构都要高。这是由于形成的 PN 结位于 Pwell 和 BNwell 之间,结深较前两种结构大很多,P 阱相比 P+ 的浓度要低很多,导致空穴的浓度较小,形成的耗尽层宽度较大,所以需要提供更高的反向偏压才能击穿。显然,PD1 和 PD2 的击穿电压较低。

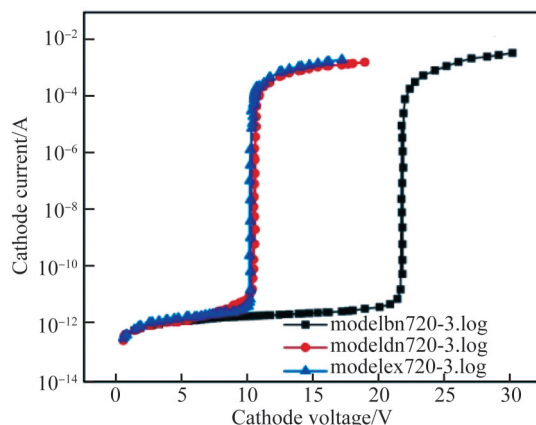


图 8 三种 SPAD 结构击穿电压的仿真曲线比较

Fig.8 Comparison of breakdown voltage simulation curves of three SPAD structures

2.4 光谱响应

光谱响应反映了光子产生电子空穴对的能力,对于不同波长的光,探测器转换成光电流的能力也不一样,设置不同波长的光束照射探测

器。3种SPAD结构在反偏电压相同时入射波长与光电流的关系曲线如图9所示,0.35~0.7 μm 波段中光电流随波长的增加速度更快并在波长约为0.7 μm 达到峰值,峰值处光电流约为9.5 μA ,波谱范围较宽为0.35~1.2 μm 。将峰值处放大可见PD2的峰值最大,对应绿色的线条,且整个曲线都在P+/Nwell结构上方(彩图见期刊电子版)。因此,PD2的光谱响应能力优于另外两种。

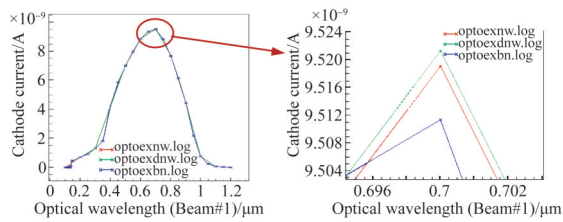


图9 三种SPAD结构的光谱响应仿真曲线

Fig.9 Spectral response simulation curves of three SPAD structures

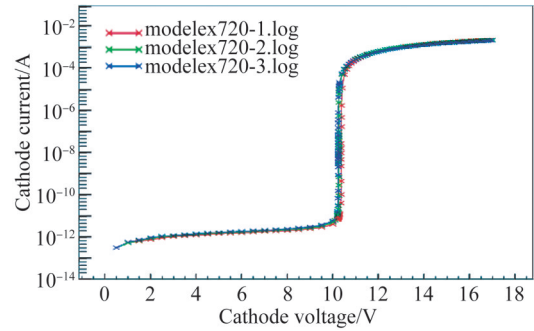
2.5 有源区尺寸仿真

有源区作为光子探测吸收的主要区域,其尺寸对探测器也有重要的影响。大尺寸的有源区能增加探测面积,提高探测器的填充系数,同时也会引起较高的DRC,探测器整体体积过大等缺点,所以需要研究不同直径有源区的特性,优化设计以保证流片的效果。本文在有源区直径分别为6,8,10 μm 的情况下对3种探测器的*I-V*特性进行了仿真。

PD1反向偏压和电流关系的仿真结果如图10所示,其中modelex720-1.log、modelex720-2.log、modelex720-3.log分别为有源区直径为6,8,10 μm 时的仿真曲线。击穿点附近的*I-V*曲线的放大图如图10(b)所示,由图可知有源区直径为6 μm 时击穿电压最高,10 μm 时击穿点电压最低。

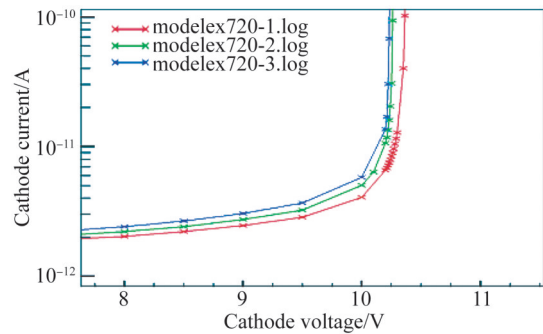
PD2的*I-V*仿真曲线如图11(a)所示,modeidn720-1.log、modeidn720-2.log、modeidn720-3.log分别为有源区直径为6,8,10 μm 时的仿真结果。击穿点处的局部放大图如图11(b)所示,有源区直径为6 μm 时探测器的击穿电压约为11 V,8 μm 时击穿电压为10.8 V,直径增加到10 μm 时击穿电压为10.5 V。

PD3的*I-V*特性仿真曲线如图12所示,modebn720-1.log、modebn720-2.log、modebn720-3.log分别为有源区直径为6,8,10 μm 时的仿真结果。有源直径为6 μm 时击穿电压为21.9 V,8 μm 时为21.7 V,10 μm 时为21.6 V。



(a) 不同尺寸PD1结构的*I-V*特性曲线仿真

(a) Simulated *I-V* curves of PD1 of different sizes



(b) 图10(a)中击穿点附近的放大图

(b) Enlarged view near breakdown point of Fig. 10(a)

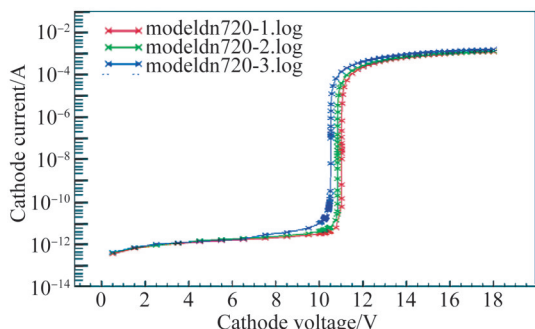
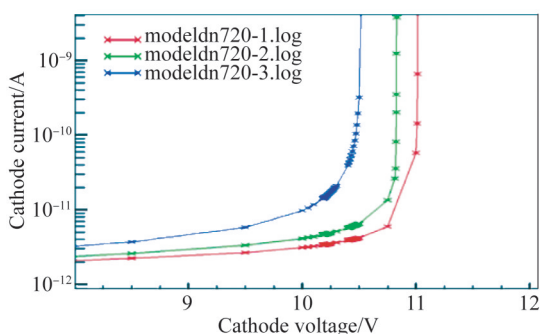
图10 不同尺寸的PD1的*I-V*特性曲线

Fig.10 Simulated *I-V* curves of PD1 of different sizes

通过比较3种光电探测器的仿真图,可以看出随着有源区尺寸的增大,3种结构的击穿电压的节点均逐渐减小,这跟大面积有源区的探测器中更容易碰到局部高电场区域发生击穿的情况有关。为了获得较低的击穿电压,较高的响应度,最终选取有源区尺寸为10 μm 的PD1和PD2进行流片。

3 前端电路的协同设计与仿真

由于探测器雪崩过程不能自主熄灭和发生,因此前端电路对GM-APD的控制和信号读出发挥着重要的作用。前端电路的工作结构如图13

(a) 不同尺寸PD2的 I - V 特性曲线(a) Simulated I - V curves of PD2 of different sizes

(b) 图 11(a) 中击穿点附近的放大图

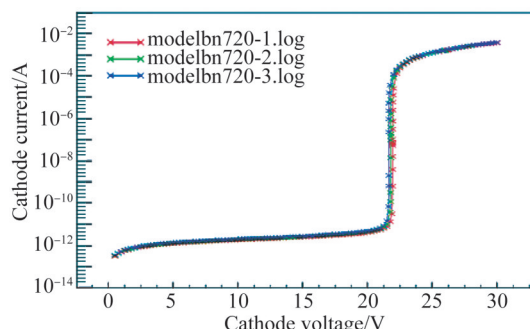
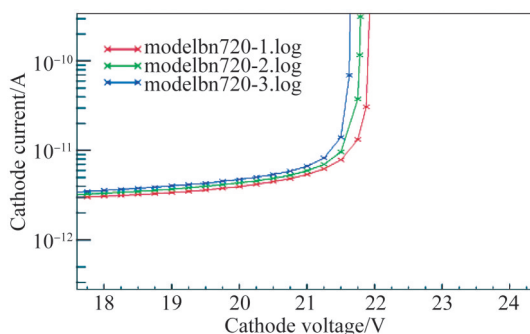
(b) Enlarged view near the breakdown point of Fig. 11(a)

图 11 不同尺寸的 PD2 的 I - V 特性曲线Fig. 11 Simulated I - V curves of PD2 of different sizes

所示,信号光引发探测器发生雪崩,同时作为 TDC(Time Digital Converter)的计时开始信号,淬灭电路快速淬灭雪崩并经延时复位恢复雪崩准备状态,产生的雪崩脉冲作为 TDC 的计时终止信号。

3.1 GM-APD 等效模型设计

原始的等效模型结构^[14]简单,能模拟 GM-APD 的充电特性,在电流源充电时探测器两端电压呈线性增长,但是缺乏对体电阻及寄生电容等因素的考虑,只能进行粗略的仿真分析,并不能准确地描述探测器工作时阴阳两极电压的变化。在改进探测器结构时应考虑体电阻和寄生电容的影响。如图 14 所示, V_{break} 是雪崩击穿电压, R_d 为 APD 的内电阻,电容 C_d 为反相偏压结电容, C_{p1} 和 C_{p2} 分别为阳极-衬底结电容和阴极-衬底结电容,通常有 $C_{p1} \approx C_{p2}$ 。开关控制雪崩的发生,开关导通时电容放电探测器处于准备探测状态,开关断开时电容充电探测器不发生雪崩。仿真中开

(a) 不同尺寸 PD3 结构的 I - V 特性曲线(a) Simulated I - V curves of PD3 of different sizes

(b) 图 12(a) 中击穿点附近的放大图

(b) Enlarged view near breakdown point of Fig. 12(a)

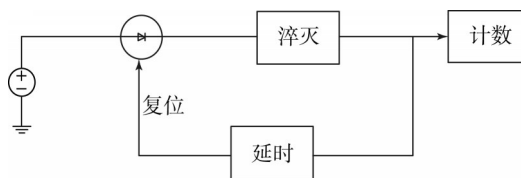
图 12 不同尺寸的 PD3 的 I - V 特性曲线Fig. 12 Simulated I - V curves of PD3 of different sizes

图 13 外围电路结构

Fig. 13 Peripheral circuit structure

关采用 MOS 管代替。

3.2 淬灭电路的设计仿真

APD 工作在盖革模式下意味着一旦触发雪崩,雪崩电流会持续存在,无法继续进行检测,且长时间的大电流通过会导致器件发热产生较大的功率损耗,载流子被深能级的陷阱捕获使后脉冲发生的概率增加,因此必须采取措施控制雪崩并恢复原来的状态。淬灭电路的功能就是中断雪崩倍增过程,改进的主动淬灭电路拓扑如图 15 所示,其中 V_{ex} 为过偏压。改进后的电路结构紧凑,没有比较处理单元和相关多余电阻,不需要选取合适参考电压,开关切断电流通路即可达到

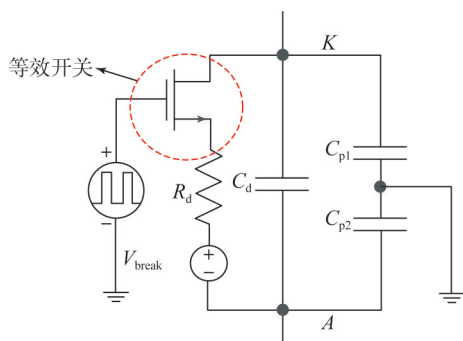


图14 仿真电路的模型

Fig. 14 Model of simulation circuit

淬灭的目的,相比于传统的淬灭结构响应速度更快。

当NMOS栅源偏压大于导通阈值电压 V_{gs} 时管子导通,利用这一性质用NMOS管代替开关,其中 M_Q 为淬灭开关, M_R 为复位开关。 M_2 和 M_3 为一组由PMOS和NMOS构成的简单反相器, M_Q 导通 M_R 截止时,探测器的阳极处接地电压为低电平,经反相器翻转输出高电平信号,此时探测器两端偏压大于击穿电压,有光子入射时激发雪崩, M_1 和 M_Q 形成的支路受探测器突增的光电流影响电流增大。同时, M_1 和 M_3 形成电流镜结构,电流复制至反相器使二极管阳极处的电压增加,输出信号电平减小最终使 M_Q 的栅极电压低于阈值电压 V_{gs} ,此时的 M_Q 处于截止状态,相当于一个高阻值电阻使阳极的电压逐渐上升直至探测器两端偏压小于击穿电压,探测器成功淬灭。经过后续延时电路处理过的高电平信号作用在 M_R 的栅极上, M_R 导通并对探测器进行充电。通常为了防止淬灭,充电没有结束开关就已导通或者淬灭不完全有后脉冲的影响,设置延迟时间大于淬灭时间。

仿真基于cadence/spectre,设置击穿电压为10.5 V,二极管阴极处外加电压为12 V,仿真波形如图16所示。从上至下依次为模拟光子到来的开关脉冲波形,二极管阳极处的电压波形, out处电压波形和reset复位管栅极处波形。其中,开关脉冲延迟时间为2 ns,上升时间为1 ps,下降时间为1 ps,脉冲宽度为3 ns,周期为10 ns。从二极管的阳极电压波形可以看出,当开关管处于断开状态时阳极电压近乎为零,二极管两端的反向偏压大于10.5 V;当开关管闭合光子到来时,二

极管发生雪崩击穿的同时阳极处电压迅速升高,峰值电压约为1.9 V,此时二极管的两端偏压小于10.5 V的击穿电压,二极管被成功淬灭,随后经复位电路对二极管进行充电使阳极处电压回落到0 V,二极管再次处于击穿状态等待下一次光子的到来。以阳极峰值电压1.9 V的百分之一为标准,即单个周期内电压超过19 mV的时间段可作为死时间,此电路的死时间约为2.6 ns,能够达到快速探测的目的。

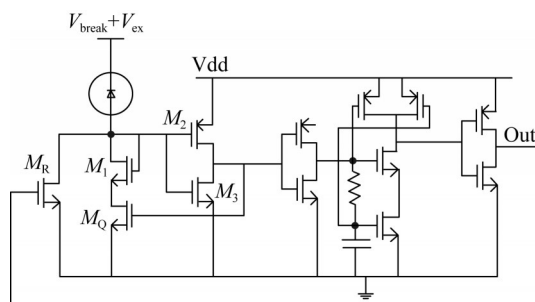


图15 淬灭电路仿真

Fig. 15 Simulation of quenching integrated circuit

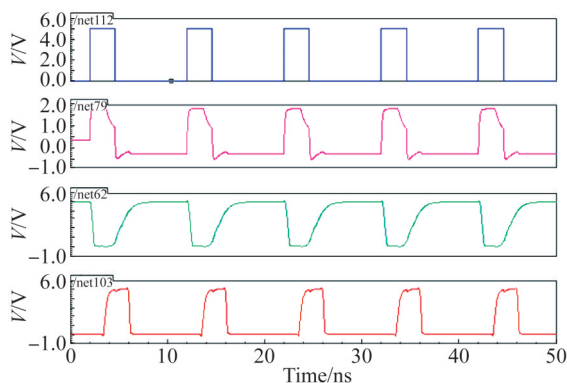


图16 淬灭电路的仿真波形

Fig. 16 Simulation waveforms of quenching integrated circuit

4 实验结果及分析

测试实验在室温下进行,图17为单个探测器及芯片封装后的照片。PD2和PD1的APD两端的反向偏置电压与阴极电流关系曲线分别如图18(a)和18(b)所示。由图18(a)可以看出,不加光照时,反偏电压在15.8 V以下,暗电流很小,在 10^{-14} A量级;但当反偏电压增至15.8 V时电流增加明显,并随着反向电压的增大不断增加。给

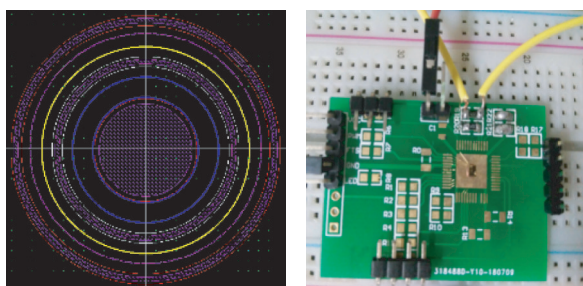
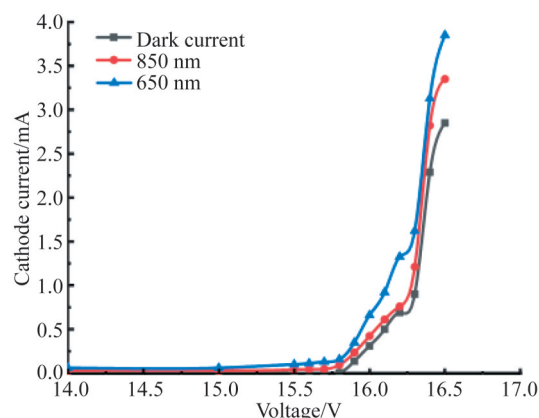


图 17 单个探测器的版图及芯片打线封装后的照片
Fig. 17 Map of individual detectors and test board of chip after drawing package

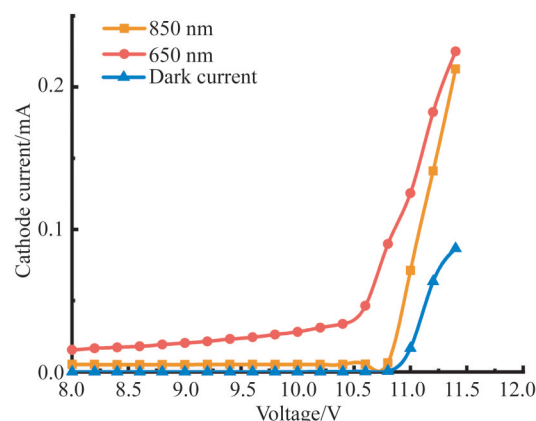
APD 分别施加 650 nm 波长和 850 nm 波长的激光照射,在偏置电压小于 15.8 V 时,受光生载流子的影响,阴极电流明显比不加光照时大很多,不过仍维持在较低水平;当电压增加至 15.8 V 附近时电流陡增。从测试 I - V 变化曲线上不难看出,PD2 结构 APD 的击穿电压为 15.8 V,比仿真的击穿电压 10.5 V 高,这是因为流片工艺的影响,该偏差在允许范围内。电流随电压的变化规律与仿真结果吻合,同时在相同光功率照射下,650 nm 波长光对应的电流明显大于 850 nm 对应的电流,证明了前面的仿真结果和设计的可行性。同时发现,曲线在偏置电压增至约 16.3 V 时出现了拐点,电压超过拐点后阴极电流迅速增加。这是由于此结构包含 P+/Nwell、DNwell/Sub 两个 PN 结, DNwell/Sub 形成的 PN 结因为掺杂浓度较低,所以相对于 P+/Nwell 形成的 PN 结击穿电压较高,在电压升高至 16.3 V 左右时会形成第二次 PN 结击穿。

从图 18(b)可以看出,偏置电压低于 10.6 V 且无光照时阴极电流较小,在 10^{-12} A 数量级,在此偏置电压下给予光照会发现,阴极电流比不加光照时有所提升,当偏置电压达到 10.6 V 后,阴极电流陡增,且相同的偏置电压下和光功率下,650 nm 波长对应的电流大于 850 nm 波长的电流。根据 3 条曲线的走势可以判断出 P+/Nwell 结构的雪崩击穿电压点为 10.6 V,与仿真结果 10.2 V 非常接近,在可允许的范围内,测试结果与仿真趋势基本一致。

图 19 是对两款 APD 的响应度测试曲线。从图中可以看出,在击穿电压点附近两款 APD 的



(a) PD2



(b) PD1

图 18 光电探测器的 I - V 测试曲线
Fig. 18 Tested I - V curves of photodetectors

响应度明显上升,且 650 nm 光均比 850 nm 光的响应度高。PD2 在电压达到 16 V 时,650 nm 光和 850 nm 光对应的响应度分别约为 0.8 A/W 和 0.25 A/W。P+/Nwell 在电压为 10.8 V 时,650 nm 光和 850 nm 光对应的响应度分别约为 0.71 A/W 和 0.39 A/W。

在遮光情况下对 APD 进行无源暗计数测试,暗计数是 APD 自身材料缺陷或热载流子造成的雪崩触发,会导致 APD 在没有光子照射的情况下产生误计数。在 APD 两端施加不同电压并记录对应的 DRC,测试数据如图 20 和表 1 所示。随着偏置电压的增大,DRC 不断增大,P+/Nwell/DNwell 结构中当偏压为 16 V 时 DRC 约为 20 kHz,P+/Nwell 结构中当偏压为 10.8 V 时 DRC 约为 60 kHz。

光子探测效率 (Photon Detection Efficiency, PDE) 是衡量探测器件性能的重要参数指标之

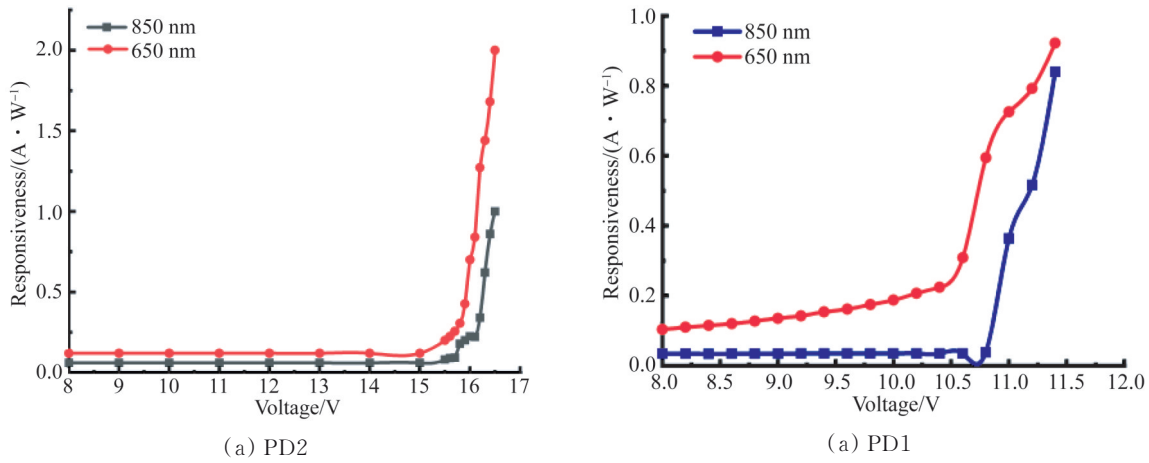


图 19 PD2和PD1的响应度曲线

Fig. 19 Responsiveness curves of PD2 and PD1

一,其数值是探测到的光子数量与入射光子数量的比值,代表了探测器探测光子的能力。影响PDE的主要因素有:(1)有效雪崩区域的量子效率(Quantum Efficiency, QE);(2)几何填充因子 ϵ ; (3)入射光子触发雪崩的概率 $P_{trigger}$ 。其中 ϵ 为光敏面积与整体面积的比值^[7]。则有:

$$PDE = QE \cdot \epsilon \cdot P_{trigger}, \quad (1)$$

$$QE = \frac{I_{ph} \cdot h\nu}{P_{opt} \cdot q}, \quad (2)$$

其中: I_{ph} 为探测器内部产生的光电流, P_{opt} 为入射光的光功率, q 是电荷, h 为普朗克常量, ν 代表入射光子的频率。由式(2)可得响应度 R 和量子效率 η 的关系式 $\eta = R \cdot 1.24/\lambda$ 。由式(1)可知,PDE与响应度 R 成正比,而本文设计的SPAD在峰值650 nm处具有较高的响应度(0.8 A/W),因此,在650 nm处应具有较高的PDE。

文献[2][15-16]获得了比较低的DRC,尤其是文献[16],在过偏压0.5 V下,仅有60 Hz的DRC,但是APD采用高压CMOS工艺制作,击穿电压高达50 V;文献[15]的击穿电压也高于20 V;文献[2]整体性能都较好,然而其峰值波长在550 nm处,当探测器工作在650 nm处时光子探测概率下降较大。文献[9]的峰值波长在640 nm,击穿电压较小,然而DRC达到80 kHz。文献[17]有较低的击穿电压,但其工艺为90 nm CMOS,价格比较昂贵。综合比较可得,本文设计

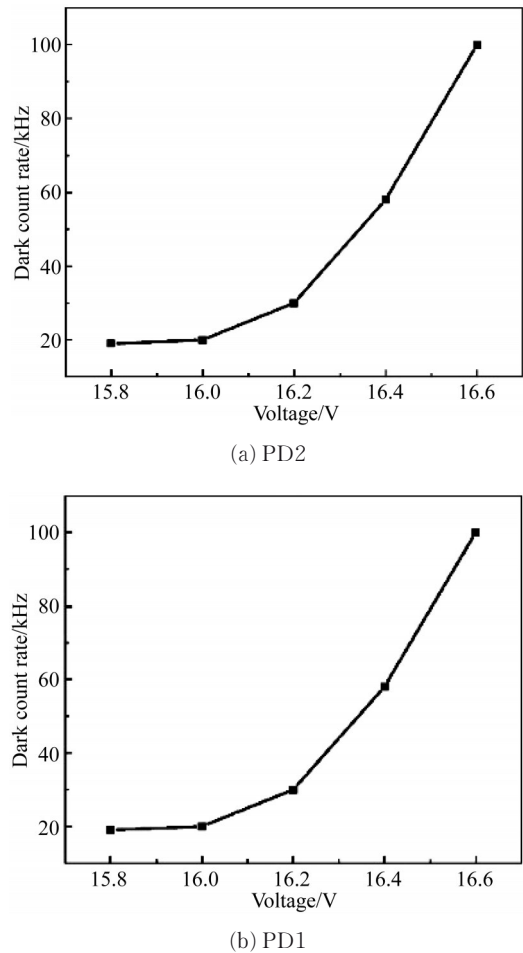


图 20 暗计数率与击穿电压的关系曲线

Fig. 20 Relationship between dark count rate and breakdown voltage

的 SPAD 在峰值 650 nm 处具有较高的响应度, 适合在波段 0.6~0.85 μm 内工作, 击穿电压较低。

表 1 不同文献中 SPAD 参数比较

Tab. 1 Comparison of parameters of different SPADs

SPAD 类型	峰值波长/nm	击穿电压/V	过偏压/V	暗计数率/kHz
0.18 μm CMOS ^[2]	550	10.6	1	8
BCD ^[14]	450	>20	5	<4
CMOS ^[8]	640	11.5	0.5	82
HV CMOS ^[15]	570	50	0.5	0.06
90 nm CMOS ^[16]	520	10.4	0.2	100
0.18 μm BCD ^[本文]	650	15.8	0.2	20

5 结 论

本文提出了一种在 0.18 μm BCD 工艺中设计的圆形 P+/Nwell/DNwell 结构 SPAD 和前端淬灭-复位电路。SPAD 器件雪崩区形成在 P 阱和 DNW 之间, 具有更均匀的掺杂分布, 边缘击穿概率显著降低, 深 N 阱有效减少 P 衬底流向雪崩区的暗电流, 降低 DRC, 也保证了较小的纵向渡越时间, 提高了响应速度。通过 TCAD 对 P+/Nwell/DNwell 结构、P+/Nwell 结构和 P+/Nwell/BNwell 结构进行了建模, 并且对 3 种结构的 I - V 特性、电场分布和光谱响应特性进行了仿真。仿真结果表明, 圆形 P+/Nwell/DNwell 结构具有较低的击穿电压, P+ 区两端边缘处电场明显降低, 降低了边缘击穿的风险, 且在 650 nm 具有较高的光谱响应。同时, 为了研究有源区尺寸对器件性能的影响, 又在 6, 8, 10 μm 等不同尺寸下分别对 3 种结构进行了 I - V 特性仿真, 仿真

结果表明, 随着有源区尺寸的增大, 3 种结构的击穿电压的节点均有逐渐减小的趋势, 综合考虑, 选取有源区尺寸为 10 μm 的结构进行流片。为实现光电探测器与集成电路的协同设计与仿真, 改进了 APD 光电器件的等效电路模型, 设计了主动淬灭复位电路, 死时间约为 2.6 ns, 能够达到快速探测的目的。基于 CSMC 0.18 μm BCD 工艺对 10 μm 的 P+/Nwell/DNwell 结构和 P+/Nwell 结构进行流片, 测试表明, 650 nm 波长的光均比 850 nm 波长的响应度高, P+/Nwell/DNwell 结构在电压达到 16 V 时 650 nm 和 850 nm 对应的响应度分别约为 0.8 A/W 和 0.25 A/W, 以及 DRC 均优于 P+/Nwell 结构。由此可见, 基于 BCD 工艺采用高压深 N 阱工艺, 通过合理地设计尺寸和结构, 可获得工作波段在 0.6~0.85 μm , 且具有较低的击穿电压和高响应度的 SPAD。本文的研究工作为可见光领域的硅基光电集成的高性能探测器的研制提供技术积累。

参考文献:

- [1] RUOKAMO H, HALLMAN L W, KOSTAMOVAARA J. An 80 \times 25 pixel CMOS single-photon sensor with flexible on-chip time gating of 40 subarrays for solid-state 3-D range imaging [J]. *IEEE Journal of Solid-State Circuits*, 2019, 54(2): 501-510.
- [2] CAO J, ZHANG Z, QI N, *et al.*. A 16 \times 1 pixels 180nm CMOS SPAD-based TOF image sensor for LiDAR applications [J]. *Acta Photonica Sinica*, 2019, 48(7): 31-40.
- [3] 何伟基, 司马博羽, 程耀进, 等. 基于盖格-雪崩光电二极管的光子计数成像[J]. *光学精密工程*, 2012, 20(8): 1831-1837.
HE W J, SIMA B Y, CHENG Y J, *et al.*. Photon counting imaging based on GM-APD [J]. *Optics and Precision Engineering*, 2012, 20(8): 1831-1837. (in Chinese)
- [4] WANG Y, JIN X L, CAO S G, *et al.*. Design and measurement of ring-gate single photon avalanche diode with low dark count rate [J]. *IEEE Photonics Journal*, 2020, 12(3): 1-11.
- [5] JIN X L, PENG Y N, ZENG D D, *et al.*. STI-

- bounded single-photon avalanche diode with high photo current and low dark rate[J]. *J. Infrared Millim. Waves*, 2019, 38(2):149-153.
- [6] HSIEH C A, TSAI C M, TSUI B Y, *et al.*. Photon-detection-probability simulation method for CMOS single-photon avalanche diodes[J]. *Sensors*, 2020, 20(2): 436.
- [7] 陈效双, 何家乐, 李庆, 等. 中红外波段雪崩光子探测器研究进展[J]. *红外技术*, 2018, 40(9): 825-836.
- CHEN X SH, HE J L, LI Q, *et al.*. Research progress of mid-infrared avalanche photodiode detectors[J]. *Infrared Technology*, 2018, 40(9): 825-836. (in Chinese)
- [8] FINKELSTEIN H, HSU M J, ESENER S. An ultrafast Geiger-mode single-photon avalanche diode in 0.18- μm CMOS technology [C]. *Proc SPIE 6372, Advanced Photon Counting Techniques*, 2006, 6372: 63720W.
- [9] HSU M J, FINKELSTEIN H, ESENER S C. A CMOS STI-bound single-photon avalanche diode with 27-ps timing resolution and a reduced diffusion tail [J]. *IEEE Electron Device Letters*, 2009, 30(6): 641-643.
- [10] DENG S J, MORRISON A P, TENG C X, *et al.*. A SPAD-based configurable photon counting system [J]. *IEEE Photonics Journal*, 2019, 11(6): 1-8.
- [11] CECCARELLI F, ACCONCIA G, GULINATTI A, *et al.*. 83-ps timing jitter with a red-enhanced SPAD and a fully integrated front end circuit [J]. *IEEE Photonics Technology Letters*, 2018, 30(19): 1727-1730.
- [12] RICHARDSON J A, GRANT L A, HENDERSON R K. Low dark count single-photon avalanche diode structure compatible with standard nanometer scale CMOS technology [J]. *IEEE Photonics Technology Letters*, 2009, 21(14): 1020-1022.
- [13] GERSBACH M, RICHARDSON J, MAZALEYRAT E, *et al.*. A low-noise single-photon detector implemented in a 130 nm CMOS imaging process [J]. *Solid-State Electronics*, 2009, 53(7): 803-808.
- [14] COVA S, GHIONI M, LACAITA A, *et al.*. Avalanche photodiodes and quenching circuits for single-photon detection [J]. *Applied Optics*, 1996, 35(12): 1956-1976.
- [15] HAN D, XU Y, SUN F Y, *et al.*. A scalable single-photon avalanche diode with improved photon detection efficiency and dark count noise [J]. *Optik*, 2020, 212: 164692.
- [16] HUANG L D, WU J Y, WANG J P, *et al.*. Single-photon avalanche diodes in 0.18- μm high-voltage CMOS technology [J]. *Optics Express*, 2017, 25(12): 13333-13339.
- [17] KARAMI M A, GERSBACH M, YOON H J, *et al.*. A new single-photon avalanche diode in 90nm standard CMOS technology [J]. *Optics Express*, 2010, 18(21): 22158-22166.

作者简介:



史晓凤(1987—),女,博士,讲师,硕士生导师,2008年于阜阳师范学院获得学士学位,2014年于厦门大学获得博士学位,主要从事光电集成探测器、可见光通信、TOF传感器等方面的研究。E-mail:shixiaofeng@fynu.edu.cn

通讯作者:



程翔(1977—),女,博士,副教授,2014-2015为美国佛罗里达大学访问学者,主要研究方向为光电子技术,嵌入式系统研究,集成光电子学,微纳光机电和集成电路。E-mail:chengfling@xmu.edu.cn